

# マイクロ波電源

## 1. クライストロン用電源

一般的に電源といえば、壁のコンセントからとる AC100V や実験などで使用する数 V~数十 V の直流電源を想像するかと思う。加速器の世界では、様々な電源が使用されており、直流で大電流を出力するマグネット用の電源や高電圧を出力するイオンポンプ用の電源など様々な仕様の電源が使用されている。ここでは、マイクロ波電源として、数十 kV 以上の電圧をパルス的に出力するクライストロン用パルス電源について解説する。

加速器では、ビームを加速するための大電力マイクロ波源として、主にクライストロンが使用されている。クライストロン用電源は、クライストロンでマイクロ波を増幅するために必要となる高電圧をクライストロンに印可するためのものである。クライストロン用電源に要求される出力電圧、出力電流は、負荷となるクライストロンによって決まる。線形加速器では、クライストロンから出力されるマイクロ波はパルス状になり、瞬間的に大電力を出力する。クライストロンに印可される電圧は、100kV 以上になることが多く、直接パルス電源で出力することが難しいため、パルストランスと組み合わせて昇圧することが多い。

ここでは、クライストロン用のパルス電源に関して、KEK の電子・陽電子線形加速器 (Linac) や超伝導リニアック試験施設 (STF) で使用している電源等を例に解説する。

## 2. ショートパルス電源

ここでは、出力電圧のパルス幅が数マイクロ秒のショートパルス電源について、KEK の Linac で使用しているクライストロン用パルス電源を具体例に解説する。

### 2.1. KEK Linac のクライストロン用パルス電源

KEK の Linac では、ビームを加速するための高周波源として、約 60 台の S-band 50MW クラ

イストロンを使用している。KEK の Linac で使用しているクライストロンの仕様を Table 1 に示す。

Table 1 KEK Linac のクライストロンの仕様

周波数	2856±1MHz
ピーク出力	50MW
平均出力	10kW
パルス幅	4.0μs
ビーム電圧	310kV
パービアンス	2.1μP
利得	51dB
効率	45%

クライストロン用パルス電源は、クライストロンで高周波を増幅するために必要な高電圧を印加するためのものであり、各クライストロンに 1 台必要となる。KEK Linac のクライストロン用パルス電源に要求される仕様を Table 2 に示す。

Table 2 KEK Linac のクライストロン用パルス電源の仕様

充電電圧 (Max)	45kV
出力パルス電圧 (Max)	-22.5kV
出力インピーダンス	4.7Ω
負荷インピーダンス	4.7Ω
パルス幅 (半値幅)	5.6μs
パルス幅 (平坦部)	4.0μs 以上
パルス立ち上がり時間	1.0μs 以下
繰り返し	10~50pps
パルス平坦度 (p-p)	0.3%以下
パルス電圧安定度 (短時間)	0.2%以下
パルス電圧安定度 (長時間)	0.5%/H 以下

### 2.2. ラインタイプ型パルス電源

KEK の Linac で使用されているクライストロン用パルス電源は、ラインタイプ型のパルス電源となる。

ラインタイプ型のパルス電源は、同軸ケーブル等にエネルギーを溜めて、スイッチで放電して負荷にパルス電圧を出力するものである。Fig. 1 に同軸ケーブルを使用したラインタイプ型パルス電源の模式図を示す。同軸ケーブルに充電された電圧は、SW を ON すると放電され、同軸ケーブルのインピーダンスと負荷のインピーダンスの整合がとれていれば、負荷の R には、充電電圧の半分の電圧が印可される。ラインタイプ型のパ

ルス電源では、比較的単純な回路構成にすることができる。

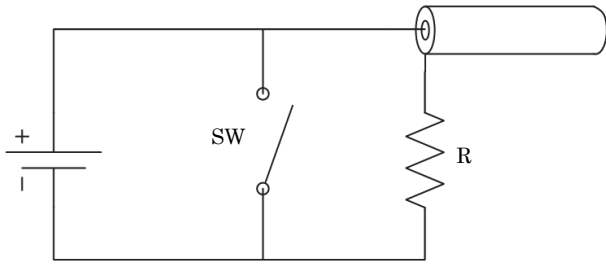


Fig. 1 ラインタイプ型パルス電源

KEK の Linac のクライストロン用パルス電源は、ラインタイプ型のパルス電源にパルストランスを組み合わせて、クライストロンに必要なパルス高電圧を得ている。Fig. 2 に Linac のクライストロン用パルス電源の回路図を示す。

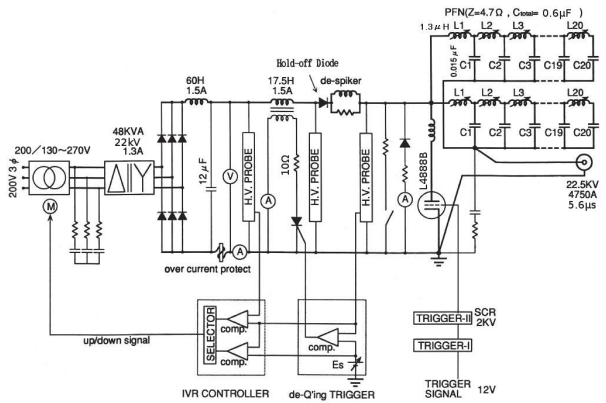


Fig. 2 KEK Linac のクライストロン用パルス電源回路図

### 2.3. 整流回路

整流回路は、交流電圧を直流電圧に変換するための回路である。最も単純な整流回路は、Fig. 3 に示すようなダイオードを一個使った単相の半波整流回路であり、電圧波形は Fig. 4 のようになる。

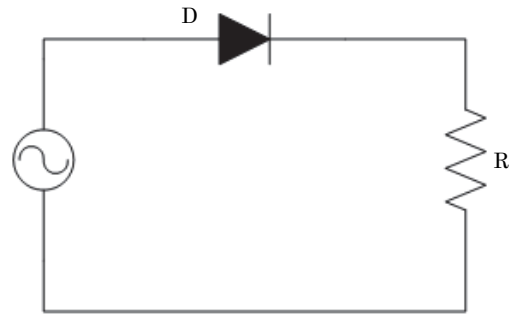


Fig. 3 半波整流回路

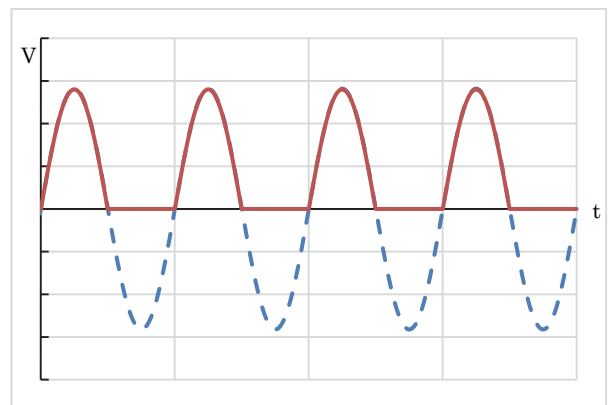


Fig. 4 半波整流回路電圧波形

Fig. 5 に示すブリッジ式全波整流回路は、半波整流回路では利用できない交流の残りの半サイクルについても整流するものである。整流回路に平滑コンデンサを入れると出力電圧は、Fig. 6 のように DC 電圧に近づく。

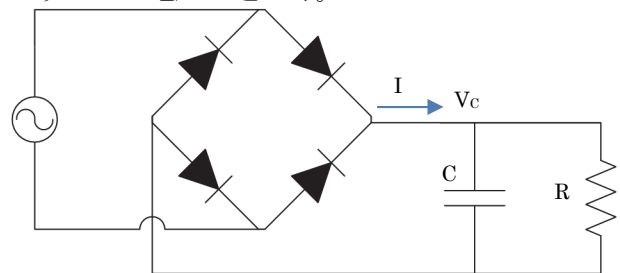


Fig. 5 ブリッジ式全波整流回路

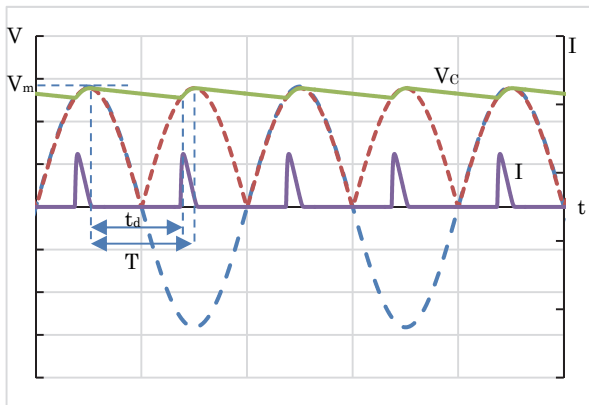


Fig. 6 ブリッジ式全波整流回路電圧波形

ここで、出力電圧  $V_C$  は、

$$V_C = V_m e^{-\frac{t}{CR}} \quad (2-1)$$

で表すことができる。出力電圧  $V_C$  が最も低くなる  $t_d$  は、 $T$  に比べて  $CR$  の時定数が十分に大きいと仮定すると、

$$t_d \approx T \quad (2-2)$$

とみなせ、式(2-1)をテーラー展開し、第二項までで近似すると、

$$V_{C(\min)} = V_m \left(1 - \frac{T}{CR}\right) \quad (2-3)$$

となる。

リップル電圧  $V_{r(p-p)}$  は、

$$V_{r(p-p)} = V_m - V_{C(\min)} = \frac{V_m T}{CR} \quad (2-4)$$

となる。 $T$  は、入力電圧の周期が 50Hz の半波整流回路では、20ms、全波整流回路では、10ms となる。

KEK の Linac で使用しているクライストロン用パルス電源では、三相 200V を誘導電圧調整器 (IVR) で出力電圧に合わせて調整し、トランスで昇圧した後に三相全波整流回路で整流し直流電圧に変換している。直流電圧が 21kV の時には、平均電流は約 1.3A、 $C$  は 12 $\mu$ F、50Hz の三相全波整流であるから  $T$  は 3.3ms となり、リップル電圧  $V_{r(p-p)}$  は、約 360V となる。ただし、KEK Linac のクライストロン用パルス電源は、チョークインプット型の整流回路であり、整流回路の出力電流

となる充電電流は、後述する Fig. 8 に示すように一定ではないため、実際のリップル電圧は、これとは異なる。

## 2.4. 充電回路

### 2.4.1. 共振充電

ここでは、KEK の Linac で使用しているクライストロン用パルス電源の充電回路である共振充電方式について解説する。Fig. 7 は、単純化した共振充電方式の回路図である。

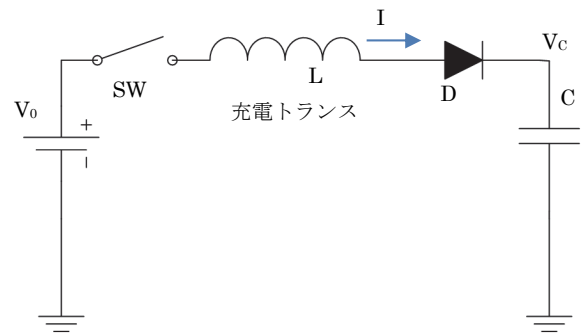


Fig. 7 共振充電回路

これは、LC の共振回路であり、 $t=0$  で SW が閉じると、電流と電圧は、

$$I = \frac{V_0}{\sqrt{\frac{L}{C}}} \sin \sqrt{\frac{1}{LC}} t \quad (2-5)$$

$$V_C = \frac{1}{C} \int_0^t i(t) dt = V_0 (1 - \cos \sqrt{\frac{1}{LC}} t) \quad (2-6)$$

となる。充電電圧、充電電流は、Fig. 8 のようになり、直流電圧の 2 倍の電圧で充電できる。また、充電時間  $T_C$  は、

$$T_C = \pi \sqrt{LC} \quad (2-7)$$

と表せる。

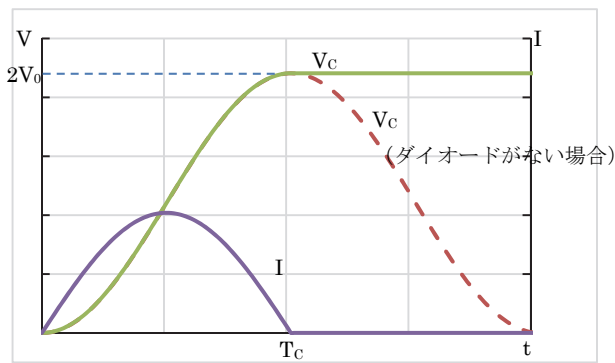


Fig. 8 共振充電電圧波形

KEK の Linac の電源では、直流電圧は、三相全波整流回路で整流された 20kV 前後、充電電圧は 40kV 前後になる。また、充電時間  $T_c$  は、 $L=17.5\text{H}$ 、 $C=0.6\mu\text{F}$  であるから、式(2-7)より約 10.2ms となる。

共振充電方式では、入力交流電源に変動があると充電電圧も変動してしまう。充電電圧の変動は、出力電圧の変動につながり、クライストロンの RF 出力も変動してしまう。そこで、充電電圧を安定化させるために、de-Q'ing 回路が使用される。de-Q'ing 回路を単純化した回路図を Fig. 9 に示す。

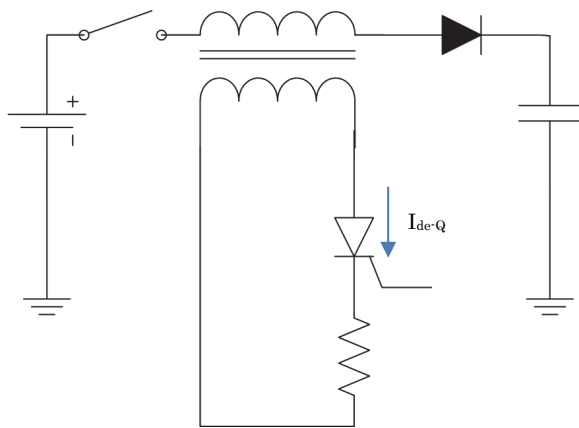


Fig. 9 de-Q'ing 回路

de-Q'ing 回路は、充電電圧が設定値 ( $E_s$ ) 以上になると de-Q'ing 回路のスイッチが ON となり、充電トランスの二次側に電流を流して、Fig. 10 に示すように充電電圧が設定電圧を超えないようにするものである。de-Q'ing 回路に流れる電流

$I_{de-Q}$  は、充電トランスの一次側のインダクタンスを  $L$ 、一次側と二次側の巻線比を  $n:1$ 、de-Q'ing 回路の抵抗を  $R$  とすると

$$I_{de-Q} = nI_0 e^{-\frac{n^2 R t}{L}} \quad (2-8)$$

で表すことができる。ここで、 $I_0$  は、de-Q'ing 回路のスイッチが ON した時の充電電流である。KEK の Linac の電源では、de-Q'ing 量を 5% とし、 $L=17.5\text{H}$ 、 $R=10\Omega$  で巻線比は 20:1 となっている。

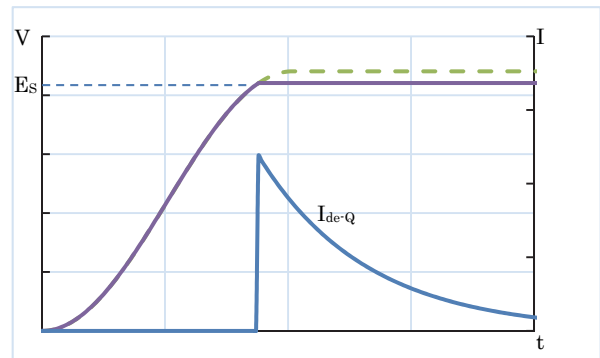


Fig. 10 de-Q'ing 回路動作時の電圧波形

#### 2.4.2. インバータ電源による充電

近年では、充電回路として、インバータ電源を使用することが多くなってきている。KEK の Linac でも 13 台のクライストロン用パルス電源で充電回路にインバータ電源を使用している。KEK の Linac で使用しているインバータ電源の回路図を Fig. 11 に示す。Fig. 11 のようにインバータ電源は、商用周波数の交流電圧を整流し、その後、高周波 (20~50kHz 程度) でスイッチングして昇圧、整流して出力するものである。高周波で、昇圧することにより、トランス等の小型化が可能となり、充電回路が非常に小型にできる。Table 3 に Linac で使用しているインバータ電源の仕様を示す。一般的に、静電容量  $C$  のコンデンサを充電電圧  $V$  まで充電した時のインバータ電源のおおよその充電電圧安定度は、

$$\frac{\Delta V}{V} = \frac{I}{V f C} \quad (2-9)$$



で表すことができる。ここで、 $I$  はインバータ電源の平均出力電流、 $f$  はインバータ電源のスイッチング周波数である。

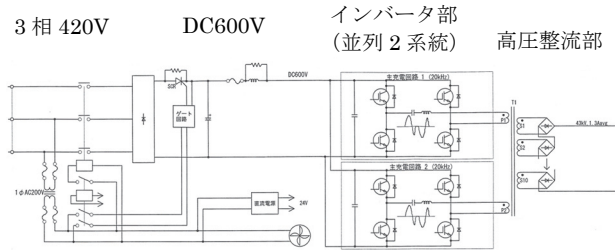


Fig. 11 インバータ電源回路図

Table 3 インバータ電源の仕様

出力電圧	43kV
平均出力電流	1.6A
出力電圧安定度 (p-p)	0.2% (at 43kV)
充電電力	30kJ/s
サイズ (W×H×D)	480×680×760mm

KEK の Linac のインバータ電源を使用したクライストロン用パルス電源の回路図を Fig. 12 に電源の写真を Fig. 13 に示す。インバータ電源を使用した電源は、共振充電方式の電源の約 1/3 のフットプリントになっている。

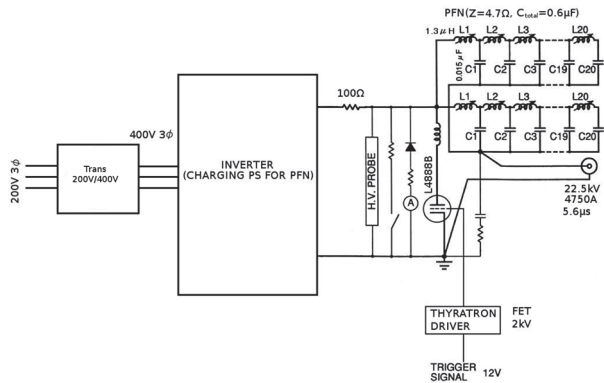


Fig. 12 KEK Linac のクライストロン用パルス電源回路図 (インバータ電源)



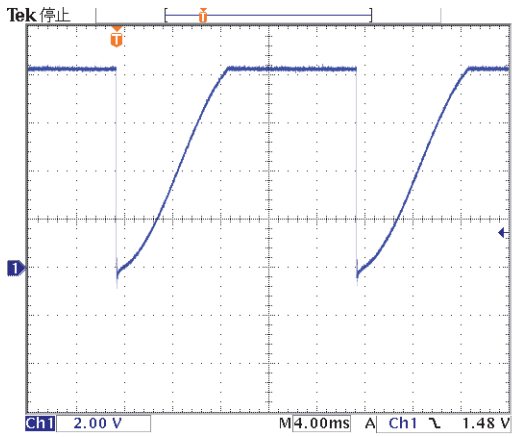
(a) 共振充電方式



(b) インバータ充電方式

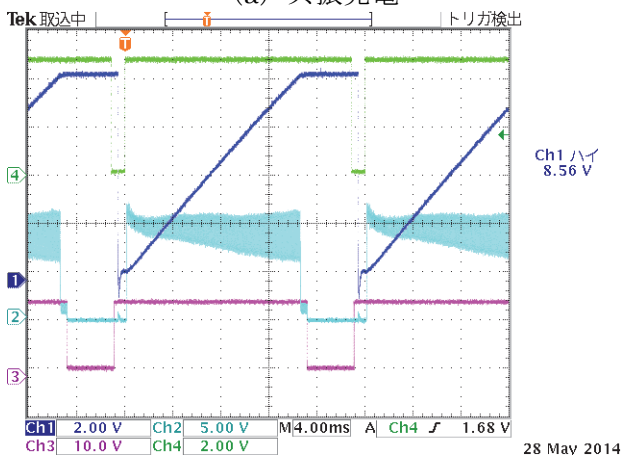
Fig. 13 KEK Linac のクライストロン用パルス電源の写真

Fig. 14 は共振充電による充電電圧波形とインバータ電源による充電電圧波形である。インバータ電源は、定電流電源として動作するため、Fig. 14 (b) のように直線的に充電電圧が上昇していく。また、Fig. 15 は、インバータ電源で充電した時の充電電圧安定度を確認したものである。現在使用しているインバータ電源は、インバータ回路が 2 回路あり、充電電圧が設定値付近になると 1 回路を停止することで、充電電圧安定度と充電の速度を両立させている。Fig. 15 の充電電圧の傾きが変わっている箇所インバータ回路が 1 回路に切り替わっている。



CH1: 充電電圧 (10kV/div)

(a) 共振充電



CH1: 充電電圧 (10kV/div)

CH2: 充電電流 (1A/div)

CH3: E.O.C. (10V/div)

CH4: Charging Gate (2V/div)

(b) インバータ充電

Fig. 14 PFN 充電電圧波形

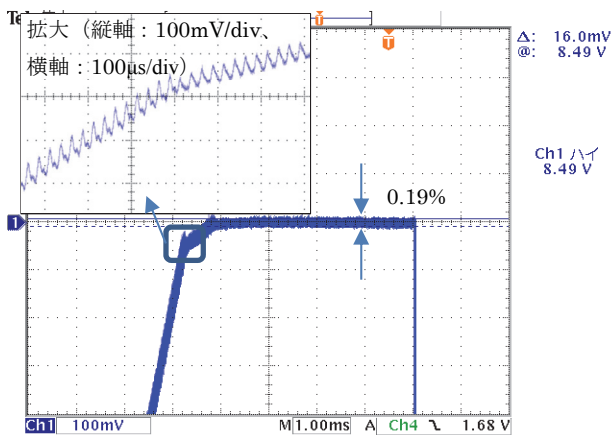


Fig. 15 PFN 充電電圧安定度

## 2.5. パルス成形回路 (PFN)

ラインタイプ型の電源では、同軸ケーブル等に充電して、パルス出力を得る。パルス出力回路のインピーダンスは、同軸ケーブルのインピーダンスとなり、出力のパルス幅は、同軸ケーブルの長さで決まる。例えば、同軸ケーブル RG58-U の場合は、インピーダンスは  $50\Omega$ 、出力パルス幅は  $10\text{ns/m}$  となる。ラインタイプ型の電源は、負荷とインピーダンスの整合を取る必要があるが、同軸ケーブルを使用した場合には、負荷とのインピーダンスの整合を取るのが難しい。また、出力のパルス幅が長くなるとケーブルが長くなる等の問題が出てくる。これらの問題を解決するために、パルス成形回路 (PFN: Pulse Forming Network) が使用される。PFN は、Fig. 16 に示すようにインダクタとコンデンサをはしご型に組み合わせた集中定数回路である。

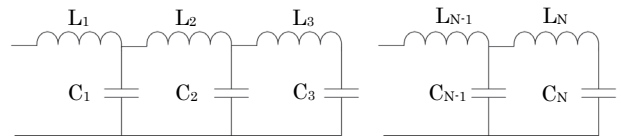


Fig. 16 PFN

各段のインダクタのインダクタンスが  $L$ 、コンデンサのキャパシタンスが  $C$  で等しい  $N$  段の PFN では、インピーダンス  $Z_{PFN}$  及び、パルス幅  $T$  は、

$$Z_{PFN} = \sqrt{\frac{L}{C}} \quad (2-10)$$

$$T = 2N\sqrt{LC} \quad (2-11)$$

で表せる。つまり、各段の  $L$  と  $C$  の値でインピーダンスが決まり、パルス幅は段数によって決まる。また、出力電圧  $V$  は、負荷のインピーダンス  $Z$  と PFN のインピーダンス  $Z_{PFN}$ 、および PFN の充電電圧  $V_{PFN}$  から

$$V = \frac{Z}{Z_{PFN} + Z} V_{PFN} \quad (2-12)$$

となる。Fig. 17 の回路で負荷のインピーダンスを  $Z = Z_{PFN}$ 、 $Z = 2Z_{PFN}$ 、 $Z = Z_{PFN}/2$  として、シミュレーションした出力電圧波形を Fig. 18 に示す。



Fig. 17 PFN シミュレーション回路

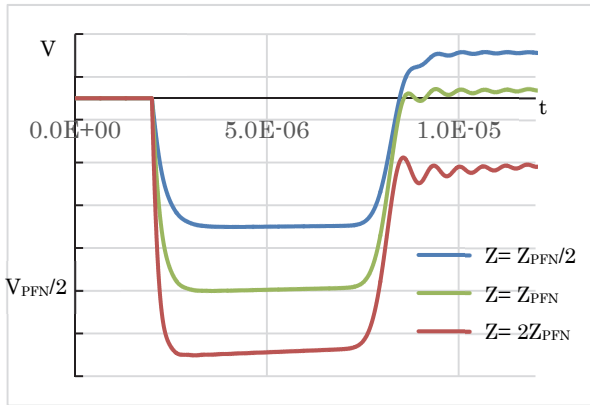
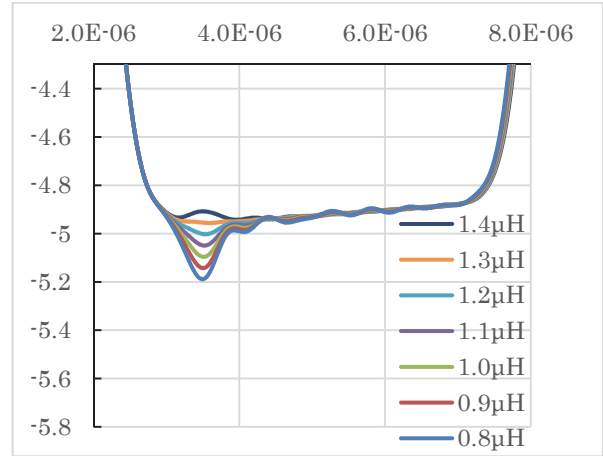


Fig. 18 PFN 出力電圧波形

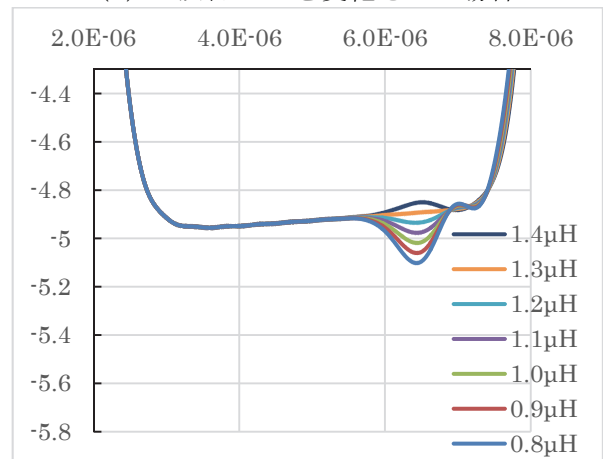
$Z = Z_{PFN}$  の場合、整合（マッチング）が取れており、負荷にかかるパルス電圧は、PFN に充電された電圧の約半分となる。 $Z > Z_{PFN}$ （ポジティブミスマッチ）の場合、負荷にかかる電圧は高くなり、 $Z < Z_{PFN}$ （ネガティブミスマッチ）の場合は、負荷にかかる電圧は低くなる。通常は、 $Z = Z_{PFN}$  とし、マッチングが取れるようにするが、PFN の放電用のスイッチに次節で述べるサイラトロンを使用する場合は、パルス終端の逆電圧によりサイラトロンの耐圧回復を助けるため、わずかに  $Z < Z_{PFN}$  とすることがある。ただし、サイラトロンの逆電圧が大きくなると逆電流が流れてしまい、サイラトロンには良くないので、逆電圧が 10kV を超えないようにする必要がある。

PFN は、通常、L や C の値のばらつきや配線のインダクタンスなどの影響があるため、各段の L または C の値を調整して、パルスの平坦度をよくする必要がある。通常は、調整機構の付けやすい L の値を調整することで行い、KEK の Linac の電源では、コイルの内側に挿入されたアルミのパイプを出し入れすることで L の値を調整する。Fig. 17 の回路において、PFN を 10V に充電し、

PFN の 5 段目と 15 段目（Fig. 17 中で左から 5 番目と 15 番目）の L の値を  $0.8\mu\text{H}$  から  $1.4\mu\text{H}$  まで  $0.1\mu\text{H}$  ステップで変化させてシミュレーションを行った時の出力電圧波形を Fig. 19 に示す。



(a) 5 段目の L を変化させた場合



(b) 15 段目の L を変化させた場合

Fig. 19 PFN 出力電圧シミュレーション結果

このように、L の値を変えると出力パルスの波形が変化するため、適切な箇所の L の値を調整することで、平坦度の良いパルス電圧が得られる。

KEK の Linac のクライストロンは、最大出力時の電圧が 310kV であり、クライストロンのパービアンスが  $2.1\mu\text{P}$  ( $I = P V^{3/2}$ ) である。クライストロンのパービアンスを P、電圧を V とすると、クライストロンのインピーダンス  $Z_{Kly}$  は、

$$Z_{Kly} = \frac{1}{P} V^{-\frac{1}{2}} \quad (2-13)$$

で表せるため、KEK の Linac のクライストロンの最大出力時のインピーダンスは、約  $855\Omega$  とな

る。KEKのLinacの電源では、約1:13.5のパルス  
トランスによって昇圧しているため、電源側か  
らみたクライストロンのインピーダンスは、後述  
する式(2-16)より、約4.7Ωとなる。KEKのLinac  
の電源のPFNは、 $L=1.3\mu\text{H}$ 、 $C=0.015\mu\text{F}$ で20段  
の2並列としてLの値を調整しやすいように大  
きくした上で負荷との整合をとっている。

## 2.6. 放電スイッチ

PFNの放電用のスイッチには、PFNの充電電  
圧に応じた耐電圧が必要となり、通常は、数十kV  
の耐電圧が要求される。また、PFNの放電の際に  
は、数千Aの電流が流れる。KEKのLinacの電  
源では、放電用のスイッチとしてサイラトロン  
(Fig. 20)が使用されている。サイラトロンは、ガ  
ス封入管であり、Linacの電源では、水素を封入  
したものが使用されている。サイラトロンは、管  
内のグリッド電極にトリガーを入力すると管内  
のガスがイオン化され電流が流れる。サイラトロ  
ンは、管内のガス圧が高すぎると耐圧が持たなく  
なって自爆してしまい、ガス圧が低すぎるとスイ  
ッチングのジッターが大きくなってしまう。その  
ため、サイラトロンの管内にあるリザーバのヒー  
ター電圧を調整することにより、管内のガス圧を  
適切な状態にする必要がある。KEKのLinacで  
は、リザーバのヒーター電圧を変化させて、ジッ  
ターを測定し、サイラトロンが自爆しない上限の  
電圧、ジッターが許容値(30ns)を超えない下限  
の電圧を測定し、その中心値に電圧を合わせる作  
業(レンジング)を長期メンテナンス後に行っ  
ている。

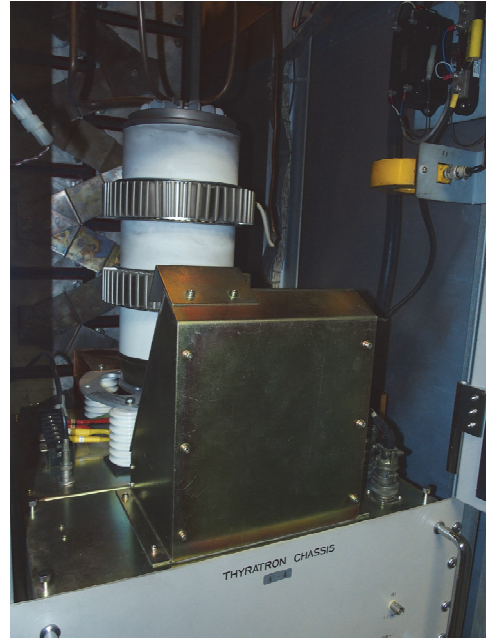


Fig. 20 サイラトロン

サイラトロンは、以前より、放電スイッチとし  
てよく用いられてきたが、近年では、サイラトロ  
ンを製造する会社が減少してきている。また、上  
記のように調整が必要なことや寿命により数年  
程度で交換が必要となることから、サイラトロ  
ンの代替となる半導体スイッチの開発が進められ  
ている。Fig. 21は、SIサイリスタを10直列6並  
列に接続した耐電圧が25kV、最大電流6kAのサ  
イラトロン代替用の半導体スイッチの例である。  
SIサイリスタは、高耐圧で大電流が流せ、スイ  
ッチング速度も速いため、サイラトロン代替用の半  
導体スイッチに適している半導体素子の一つで  
ある。





Fig. 21 SI サイリスタを使用したサイラトロン代替半導体スイッチ (参考文献[8]より引用)

## 2.7. パルストランス

クライストロンに印可される電圧は、100kV 以上になることが多く、直接パルス電源で出力することが難しいため、パルストランスと組み合わされることが多い。パルストランスの一次側と二次側の昇圧比を  $1:n$  とすると一次側の電圧  $V_P$  と二次側の電圧  $V_S$  は、

$$V_S = nV_P \quad (2-14)$$

となる。昇圧比を大きくすると一次側の電圧が下げられるが、電流は、一次側の電流を  $I_P$ 、二次側の電流を  $I_S$  とすると

$$I_S = \frac{I_P}{n} \quad (2-15)$$

となるため、一次側の電流は大きくなる。また、電源からみた負荷インピーダンス  $Z_P$  は、二次側のインピーダンスを  $Z_S$  とすると

$$Z_P = \frac{Z_S}{n^2} \quad (2-16)$$

となり、パルストランスの昇圧比により、電源からみた負荷のインピーダンスを変更できること

がわかる。クライストロン用パルス電源では、一次側の耐電圧とクライストロンに必要な電圧から、昇圧比  $n$  は  $5 \sim 15$  になることが多い。

一般にパルストランスの等価回路は、Fig. 22 のように表される。 $R_G$  は電源のインピーダンス、 $L_P$  はトランスのインダクタンス、 $L_L$  はもれインダクタンス、 $C_D$  はコイルの分布容量、 $R_E$  は鉄損、銅損などのコイルでの損失、 $R_L$  は負荷抵抗で、これらはすべて一次側に換算したものである。 $L_P$  を大きくするとパルスの平坦度がよくなり、 $L_L$ 、 $C_D$  を小さくすると立ち上がりが速くなる。

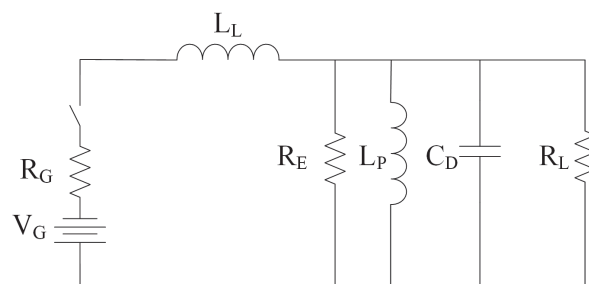


Fig. 22 パルストランスの等価回路

KEK の Linac の電源では、約  $1:13.5$  のパルストランスによって一次側の電圧を昇圧して、クライストロンに約  $300\text{kV}$  の電圧を印可しており、その立ち上がり時間は  $1\mu\text{s}$ 、平坦部は  $4\mu\text{s}$  以上となっている (Fig. 23)。

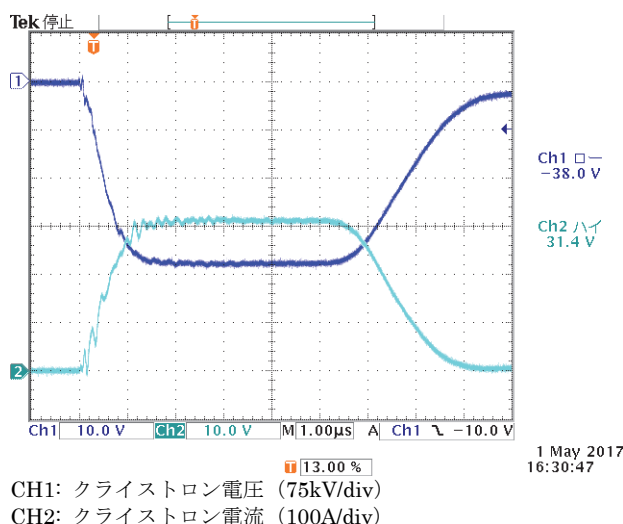


Fig. 23 クライストロン電圧・電流波形

## 2.8. 制御関係

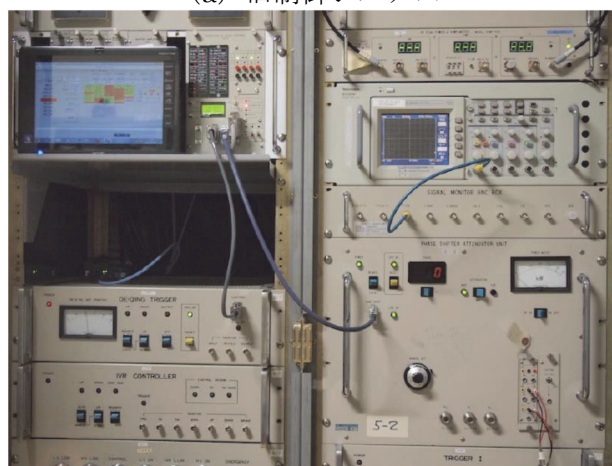
クライストロン用パルス電源は、通常、クライストロンのヒーター電源やクライストロンの集束電磁石電源等の ON/OFF を行う低圧 (LV) 系、PFN やコンデンサなどに充電するための充電回路の ON/OFF を行う高圧 (HV) 系、パルス電圧の出力のためのトリガーの ON/OFF を行うトリガー (TRIG) 系、クライストロンに入力される高周波の ON/OFF を行う RF 系に分けて制御することが多い。各システムには、それぞれ機器保護のためのインターロックがかけられる。例えば、LV 系には制御系が正常に動作しているか、集束電磁石の冷却水は規定流量流れているかなどのインターロック、HV 系には電源の扉が閉まっているか、クライストロンのヒーター電流が規定値になっているかなどのインターロックがある。制御回路は、これらのインターロックを受けて、各システムの制御を行う。インターロック信号は、クライストロン用パルス電源内部のインターロックの他に外部からのインターロックが必要になる。例えば、クライストロンの冷却水の流量のインターロックは、外部の流量計から入力される。外部のインターロック信号を入力する際には、信号の種類と論理に注意する必要がある。通常は、接点入力としておくとトラブルが起きにくい。また、論理に関しては、機器の設計思想によって異なるため、一概には言えないが、KEK の Linac と STF のクライストロン用パルス電源では、基本的には異常時に開となる信号となっている。クライストロン用パルス電源は、大電流を瞬間的に流すため、大きなノイズを発生させる。そのため、制御回路は、ノイズに対して十分な対策を行う必要がある。

KEK の Linac のクライストロン用パルス電源の制御回路には、リレーとダイオードマトリクスによるインターロック回路と充電電圧の設定や上位の計算機と通信するための PLC (Programmable Logic Controller) 及びタッチパネルが使用されてきた。これらの制御回路は、ノイズの多いクライストロン用パルス電源において、トラブルなく安定な動作をしてきたが、経年

変化による機器の劣化が進んできたこともあり、新しい制御システムに置き換えられた。新しい制御システムでは、CPLD (Complex Programmable Logic Device) と FPGA (Field Programmable Gate Array) によってインターロックなどの制御を行い、アットマークテクノ社の Armadillo によって上位の計算機と通信を行っている。Fig. 24 は、KEK Linac のクライストロン用パルス電源の新旧制御システムである。



(a) 旧制御システム



(b) 新制御システム

Fig. 24 KEK Linac のクライストロン用パルス電源制御システム (文献[10]より引用)

KEK の Linac は、24 時間運転で年間数千時間運転する。運転中にトラブルがあった場合は、できるだけ早い原因の診断、修理が必要になる。KEK の Linac のクライストロン用パルス電源は、機能ごとに部品がユニット化 (組み込みユニット) されているため、組み込みユニットの交換に

より、修理が比較的短時間でできる。また、各組み込みユニットには、各信号のモニター端子があり、さらにインターロック等の信号は、端子台を経由して各組み込みユニットに入力されているため、トラブルの診断が容易に行える。このように、長時間安定な運転が要求される場合は、メンテナンス性を考慮した電源にすることも重要である。

### 3. ロングパルス電源

ここでは、出力電圧のパルス幅が1ミリ秒以上のロングパルス電源について、KEKのSTFで使用しているクライストロン用パルス電源等を具体例に解説する。

#### 3.1. KEK STF のクライストロン用パルス電源

KEKのSTFでは、国際リニアコライダー(ILC)等のための超伝導空洞開発と超伝導加速システムの試験開発を行っている。ILCでは、マイクロ波源として、Table 4 に仕様を示す10MWのマルチビームクライストロンが使用される予定になっており、その電源に要求される仕様は、Table 5 のようになる。

Table 4 KEK STF のクライストロンの仕様

周波数	1300MHz
ピーク出力	10MW
平均出力	150kW
パルス幅	1.5ms
ビーム電圧	120kV
パービアンス	3.4μP
利得	47dB
効率	60%

Table 5 KEK STF のクライストロン用パルス電源に要求される仕様

出力電圧	-120kV
出力電流	140A
パルス幅(平坦部)	1.65ms
繰り返し	5Hz
パルス平坦度	< ±0.5%
ガン放電時クライストロン許容注入エネルギー	< 20J

### 3.2. バウンサー型電源

#### 3.2.1. ハードチューブ型パルス電源

KEKのSTFでは、ハードチューブ型のパルス電源を使用している。ハードチューブ型のパルス電源は、Fig. 25 に示すようにコンデンサにエネルギーを溜めておき、スイッチのON/OFFによって直接パルス電圧を得るものである。

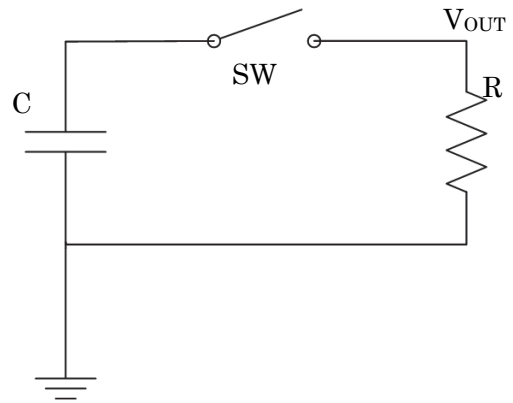


Fig. 25 ハードチューブ型パルス電源

以前は、このスイッチとして、主に真空管(ハードチューブ)が使用されていたため、ハードチューブ型と呼ばれているが、現在では、真空管の代わりに半導体スイッチが使用されている。

Fig. 25 においてコンデンサが電圧  $V_E$  で充電されていると、スイッチがONになったときの出力電圧  $V_{OUT}$  は、

$$V_{OUT} = V_E e^{-\frac{t}{CR}} \quad (3-1)$$

と表すことができる。出力電圧は、時間と共に低下し、要求されるパルス幅を  $T$  とするとその低下率  $d$  は、

$$d = \frac{V_E - V_E e^{-\frac{T}{CR}}}{V_E} = 1 - e^{-\frac{T}{CR}} \quad (3-2)$$

となる。出力電圧の低下率  $d$  は、要求されるパルス電圧の平坦度以下にする必要がある。例えば、KEKのSTFのパルス電源では、Table 5 のように出力電圧-120kV、出力電流 140A、パルス幅は1.65msでパルス平坦度1%が要求される。ハードチューブ型のパルス電源で、直接-120kVを得るのは難しいため、KEKのSTFのパルス電源では、



1:15 のパルストランスを使用している。この場合、パルス電源の出力電圧は-8kV、出力電流は2100A で必要となるコンデンサの容量は、43.3mF 以上になり、電源の大型化、コスト増につながる。KEK の STF の電源では、コンデンサの容量を抑えるため、バウンサー回路と呼ばれる LC の共振回路を出力回路に直列に接続することで、出力電圧の低下を補正している。Fig. 26 に STF のバウンサー型クライストロン用パルス電源の回路図を示す。

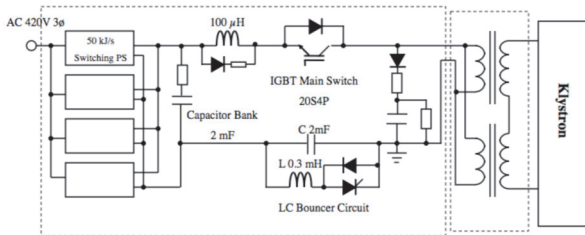


Fig. 26 バウンサー型クライストロン用パルス電源回路図

### 3.2.2. 充電回路

ハードチューブ型のパルス電源では、通常 1 パルスの出力でコンデンサの充電電圧を全て放電することはなく、充電電源は、放電された分のエネルギーを次の出力パルスまでに充電すればよい。STF のバウンサー型クライストロン用パルス電源では、1 パルスの出力で充電電圧の約 80% の電圧まで低下する。パルス出力の繰り返しは、5pps であるため、200ms 以内に再充電を完了する必要がある。

STF のバウンサー型クライストロン用パルス電源では、小型化のために充電電源としてインバータ電源を使用している。インバータ電源は、出力電力 50kJ/s のものを 4 台並列に使用し、2mF のコンデンサを最大で-10kV まで±0.2%以下の充電電圧安定度で充電する。

### 3.2.3. メインスイッチ

パルス電圧は、メインスイッチの ON/OFF によって得られる。メインスイッチには、半導体スイッチを使用しているが、スイッチに要求される

耐電圧は、10kV と高く、さらに 2000A 程度の電流が流れるため、一つの半導体スイッチでは、実現が難しい。STF のバウンサー型クライストロン用パルス電源では、20 直列 4 並列の IGBT (Insulated Gate Bipolar Transistor) や 6 直列の IEGT (Injection Enhanced Gate Transistor) を使用している。これらの半導体素子は、パワー半導体と呼ばれており、負荷容量と動作周波数によって Fig. 27 のように分類される。Fig. 27 からわかるように IGBT は大きな電力が扱え、高速なスイッチングが行える。また、IEGT は、IGBT よりもさらに大電力が扱える。

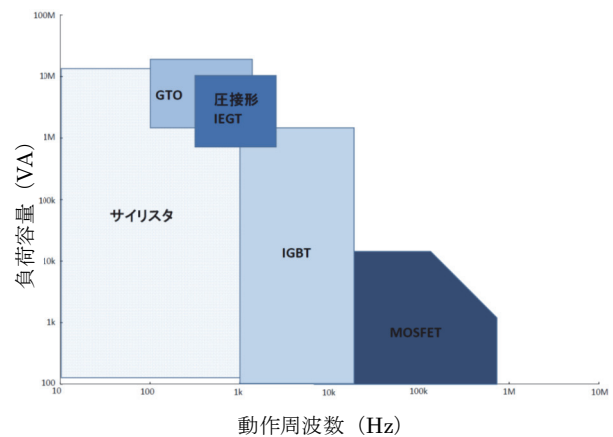


Fig. 27 パワー半導体の負荷容量と動作周波数

ハードチューブ型のパルス電源では、クライストロンが放電した場合など負荷短絡時には、メインスイッチに通常の運転状態よりも過大な電流が流れる。メインスイッチに定格以上の電流が流れると、半導体スイッチの破壊につながる。また、クライストロンの放電時には、クライストロンの保護のためにクライストロンに流入するエネルギーは、20J 以下に抑える必要がある。そのため、通常は、クローバ回路を用いてコンデンサのエネルギーを放電し、メインスイッチ及びクライストロンを保護する。しかし、クローバ回路が動作すると瞬間的に大電流が流れるため、ノイズにより周辺機器の誤動作等の問題を引き起こすことがある。STF のバウンサー型クライストロン用パルス電源では、クローバ回路は使用せず、メインスイッチである半導体スイッチを高信頼化させ、



過電流検出時は、半導体スイッチを高速遮断することで、クライストロンを保護する。Fig. 28 は、STF のバウンサー型クライストロン用パルス電源運転中にクライストロンが放電した時の出力電流波形である。Fig. 28 において、インターロックが過電流を検出し、約 400 $\mu$ s 後には、出力電流が 0A になっていることが分かる。

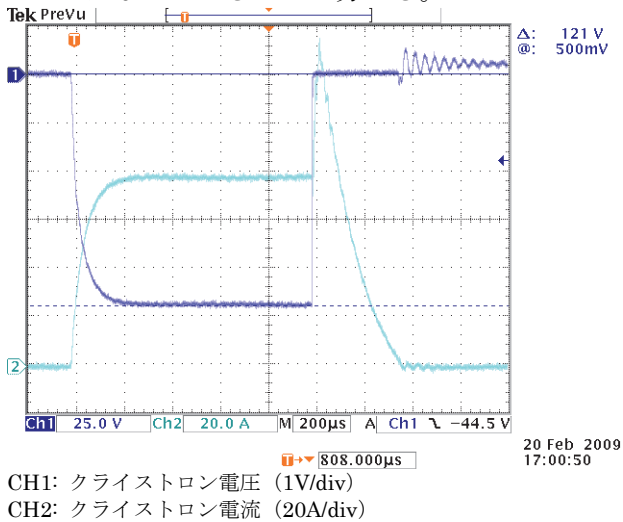


Fig. 28 クライストロン放電時の電圧・電流波形 (充電電圧：9kV、繰り返し：5pps)

クライストロンのガン放電時にクライストロンに注入されるエネルギーEは、

$$E = \int V_{Arc}(t) I_{KLY}(t) dt \quad (3-3)$$

となる。ここで、 $V_{Arc}(t)$ はクライストロン放電時のアーク電圧、 $I_{KLY}(t)$ は、クライストロンのビーム電流である。クライストロン放電時のアーク電圧  $V_{Arc}(t)$ を 100V で一定と仮定すると

$$E = 100 \int I_{KLY}(t) dt \quad (3-4)$$

となり、Fig. 28 の電流波形から計算すると E は、約 2J であり、仕様の 20J 以下を十分満たしていることが確認できる。

### 3.2.4. バウンサー回路

バウンサー回路は、Fig. 29 に示すように出力回路に直列に接続された LC の共振回路である。Fig. 29 において、バウンサー回路のコンデンサが  $V_{B0}$  で充電されており、バウンサー回路のスイッ

チが ON になるとバウンサー回路の電圧  $V_{Bouncer}$  は、

$$V_{Bouncer} = V_{B0} \cos \sqrt{\frac{1}{L_B C_B}} t \quad (3-5)$$

で表せる。バウンサー回路のスイッチは、メインスイッチより先に ON し、このタイミングを調整することで正弦波の直線部分が出力電圧の電圧低下部分に重なるようにして平坦な出力電圧を得る。バウンサー回路による出力パルス電圧補正の模式図を Fig. 30 に示す。

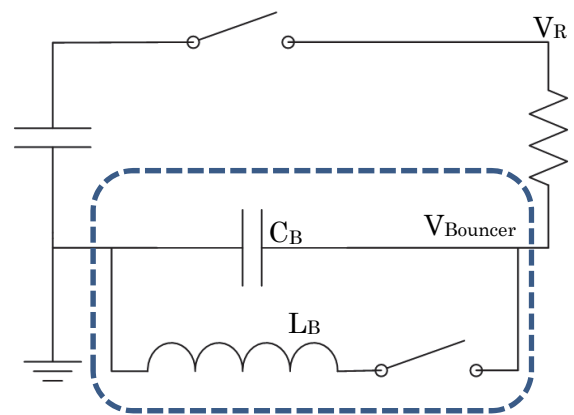


Fig. 29 バウンサー回路

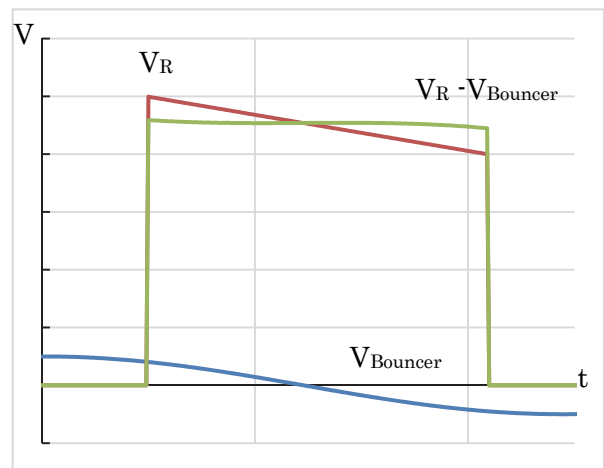


Fig. 30 バウンサー回路による出力電圧補正

Fig. 31 は、STF の電源においてバウンサースイッチのタイミングを変化させたときの出力電圧波形である。このようにバウンサー回路のスイ

ッチを適切なタイミングで ON することにより、平坦なパルス出力電圧が得られる。

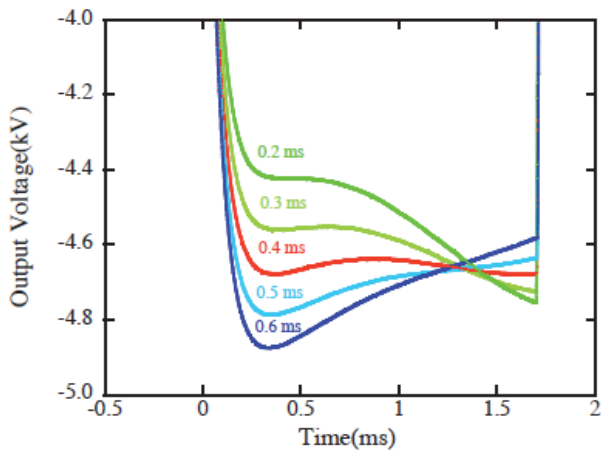


Fig. 31 バウンサー型クライストロン用パルス電源出力電圧波形

### 3.2.5. ロングパルス用パルストランスの問題点

STF のバウンサー型クライストロン用パルス電源では、 $-8\text{kV}$  のパルス電圧を昇圧比 1:15 のパルストランスで昇圧して、 $-120\text{kV}$  のパルス電圧をクライストロンに印可している (Fig. 32)。必要となるパルス幅は、平坦部で  $1.65\text{ms}$  以上である。一般にパルストランスの二次側に発生する電圧  $V_s$  は、

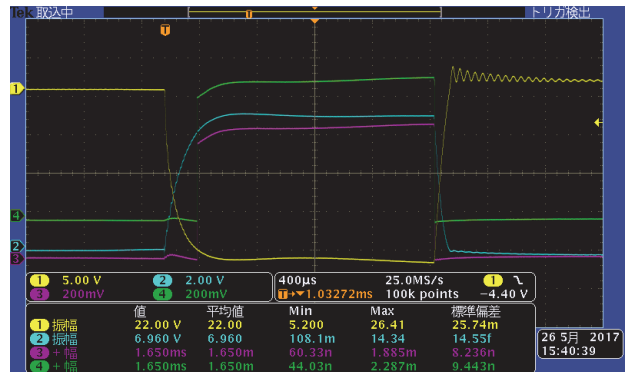
$$V_s = N_s A \frac{dB}{dt} \quad (3-6)$$

で表すことができる。ここで  $N_s$  は二次側のコイルの巻き数、 $A$  はコアの断面積、 $B$  は磁束密度である。出力パルス電圧は、パルス幅  $T_p$  の間で一定である必要があるため、 $dB/dt$  が一定でなければならない。パルス幅  $T_p$  の間における  $B$  の変化を  $\Delta B$  とすると式(3-6)は、

$$V_s = N_s A \frac{\Delta B}{T_p} \quad (3-7)$$

となる。 $\Delta B$  は、コアの磁気特性によって決まり、出力パルス幅よりも短い時間で飽和してしまうとそれ以降  $V_s$  は一定とはならない。パルス幅が長く  $\Delta B$  が十分でない場合は、コアの断面積で補わなければならないため、ロングパルス用のパルストランスは、サイズが大きくなってしまう。Fig.

33 は、KEK STF のバウンサー型電源の写真であり、右側の黒いタンクがパルストランスのタンクとなる。



CH1: クライストロン電圧 (25kV/div)

CH2: クライストロン電流 (40A/div)

CH3: クライストロン RF 出力 1

CH4: クライストロン RF 出力 2

Fig. 32 クライストロン電圧・電流波形



Fig. 33 KEK STF のバウンサー型電源の写真

### 3.2.6. バウンサー型電源の制御回路

KEK の STF のバウンサー型クライストロン用パルス電源では、制御回路には、PLC とタッチパネルが使用されている (Fig. 34)。しかし、過電流などの高速 (数~数十  $\mu$  秒) で動作する必要があるインターロックは、PLC では対応できない。そのため、過電流などのインターロックは、ハードウェアで構成され、異常を検知した場合は、即座にトリガーを停止させ、その後 PLC にインターロックの信号が入力される。また、半導体スイッ

チの制御は、アース電位から絶縁して行う必要があるため、半導体スイッチのゲート信号等は、光ファイバーで絶縁して送信される。

当初、PLCを使用した制御回路は、ノイズによる誤動作等が心配されたが、これまで、特に問題なく動作している。



Fig. 34 KEK STF のバウンサー型電源の制御システム

### 3.3. Marx 型電源

#### 3.3.1. 半導体スイッチを使用した Marx 型電源

Fig. 35 は、Marx 発生器の回路図である。Marx 発生器は、充電抵抗を介して、複数のコンデンサを並列に充電し、ギャップスイッチによってそれらを直列に放電することで、コンデンサの充電電圧の段数倍のインパルス電圧が得られるものである。

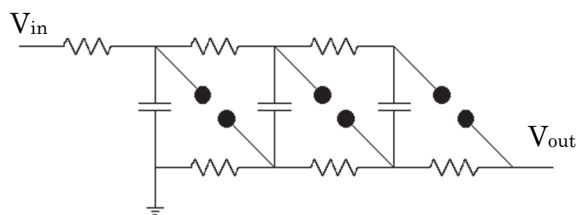


Fig. 35 Marx 発生器

半導体スイッチを使用した Marx 型の電源では、Fig. 36 のように充電と放電のスイッチに半導体スイッチを使用し、各段の ON/OFF のタイミングをコントロールすることにより、出力パルス電圧波形の調整が可能となる。Marx 型の電源は、低い充電電圧でも段数を増やすことによって、高電圧を得ることができ、各段のスイッチにかかる電圧は、充電電圧と同じであるため、低電圧の半導体スイッチが使用できる。また、Marx 型の電源は、パルストランスを使用しないため、バウンサー型電源に比べ、サイズ、コストが削減できる。そのため、Marx 型の電源は、ILC 用の電源のベースラインデザインに採用され、Marx 回路の各段の充電電圧、出力パルス電圧の補正の方式等により、いくつかのタイプが研究、開発されている。

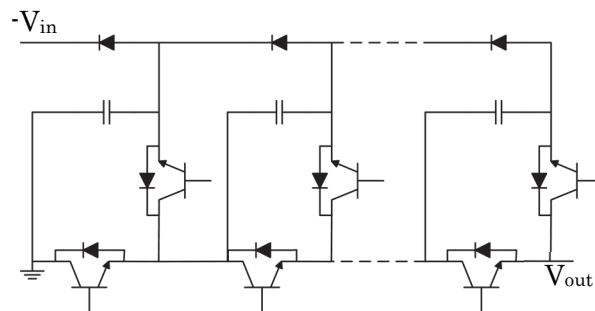


Fig. 36 半導体スイッチを使用した Marx 型電源

#### 3.3.2. P2 Marx

P2 Marx (Fig. 37) は、SLAC で設計、開発されたものである。P2 Marx は、32 cell で構成されており、各 cell を  $-3.75\text{kV}$  に充電することで、 $-120\text{kV}$  のパルス電圧を出力する。各 cell の最大充電電圧は、 $-4\text{kV}$  であり、2 cell が故障しても  $-120\text{kV}$  のパルス電圧出力が可能となっている。また、各 cell のサイズと重量は、メンテナンス性を考慮したものとなっており、筐体の前面から容易に交換可能な物となっている。P2 Marx の cell のパラメーターを Table 6 に示す。



Fig. 37 P2 Marx の写真 (文献[16]より引用)

Table 6 P2 Marx cell の仕様

Cell Weight	<50lb
Cell Dimensions	13.75"×29.5"×8"
Number of Cells	32
Output Voltage (Max)	-4kV
Average Cell Power	4.48kW

P2 Marx の各 cell は、メインパルス回路とそこに直列に接続されたパルス補正回路によって構成され、1.7ms のフラットなパルス電圧が出力できる。Fig. 38 は、P2 Marx の cell の回路図である。Fig. 38 において、 $C_m$  がメインパルス回路のコンデンサ、 $Q_{mc}$  がメインパルス回路の充電用の IGBT、 $Q_{md}$  が放電用の IGBT であり、出力のパルス電圧は、 $C_m$  の充電電圧で決まる。パルス補正回路は、メインパルス回路の放電中は、 $C_c$  を入力コンデンサ、 $Q_{cd}$  をスイッチ、 $C_{f1}$ 、 $C_{f2}$  を出力コンデンサとした PWM 周波数 40kHz で 0~700V 出力のバックコンバータ回路として動作する。Fig. 39 は、抵抗負荷での P2 Marx の cell の出力電圧波形である。

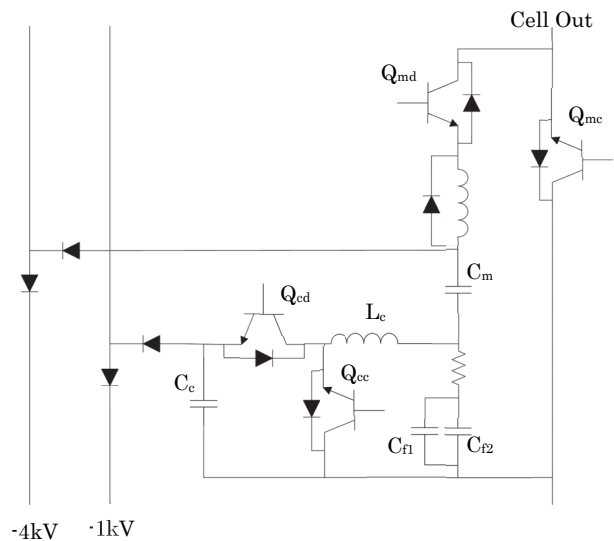
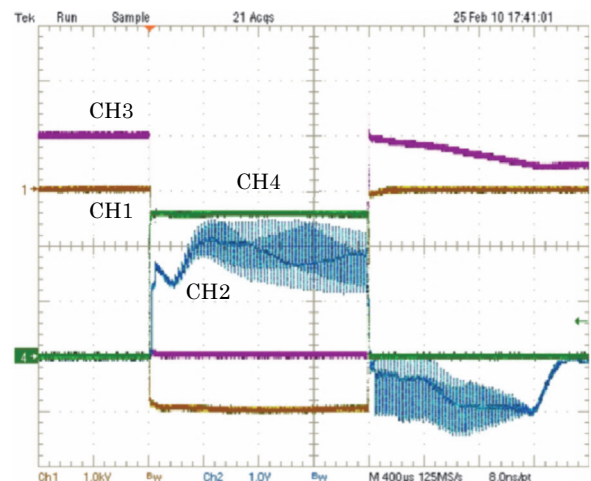


Fig. 38 P2 Marx の 1cell の回路図



CH1: 負荷電圧 (1kV/div)  
 CH2: PWM フィルターインダクタ ( $L_c$ ) 電流  
 CH3: メインスイッチ ( $Q_{md}$ ) 電圧 (1kV/div)  
 CH4: 負荷電流 (50A/div)

Fig. 39 P2 Marx の 1cell の出力電圧・電流波形 (文献[17]より引用)

バックコンバータ回路は、Fig. 40 に示すようにスイッチング素子、チョークコイル、コンデンサ、ダイオードで構成された降圧コンバータである。バックコンバータ回路は、スイッチング素子のスイッチング周波数を一定とし、ON/OFF の比率 (デューティサイクル) を調整する PWM 制御を行うことにより、一定の出力電圧を得ることができる。



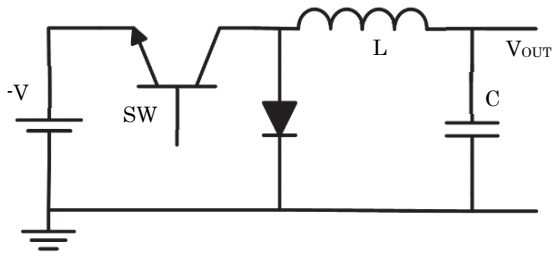


Fig. 40 バックコンバータ回路

P2 Marx では、出力電圧の低下に合わせてバックコンバータ回路の出力電圧を上げることにより出力電圧のパルス平坦度の補正を行う。

バックコンバータ回路でパルス補正する場合、リップル電圧が要求されるパルス平坦度以内になっている必要がある。バックコンバータ回路のリップル電圧  $\Delta V_{OUT}$  は、

$$\Delta V_{OUT} = \frac{(1-D)V_{OUT}}{8LCf^2} \quad (3-8)$$

で表せる。ここで、 $f$  は PWM のスイッチング周波数、 $D$  はデューティサイクルである。式(3-8)より、リップル電圧は、チョークコイルの  $L$  またはコンデンサの  $C$  を大きくするか周波数を高くすれば小さくなるのが分かるが、P2 Marx では、Marx 回路の特徴である出力電圧が各 Marx cell の足し合わせであることを利用して、各 cell の PWM の位相をずらすことで、32 cell 全体での出力パルス電圧のリップルを抑えている。Fig. 41 は、水模擬負荷で試験した時の出力電圧波形である。Fig. 42 は、各 Cell の位相をずらした場合とそうでない場合の平坦部を拡大した電圧波形である。Fig. 41、Fig. 42 からわかるように、P2 Marx では、立ち上がりが  $10\mu\text{s}$  以下、パルス平坦度 (p-p) が 0.1% 以下のパルス電圧が得られる。

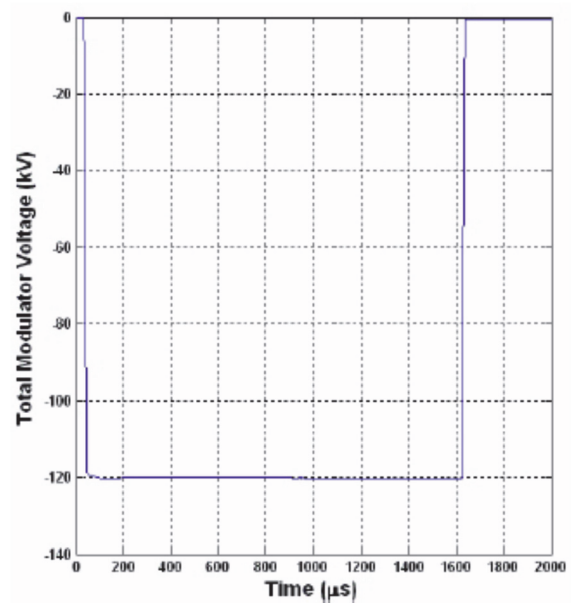


Fig. 41 P2 Marx の出力電圧波形 (文献[16]より引用)

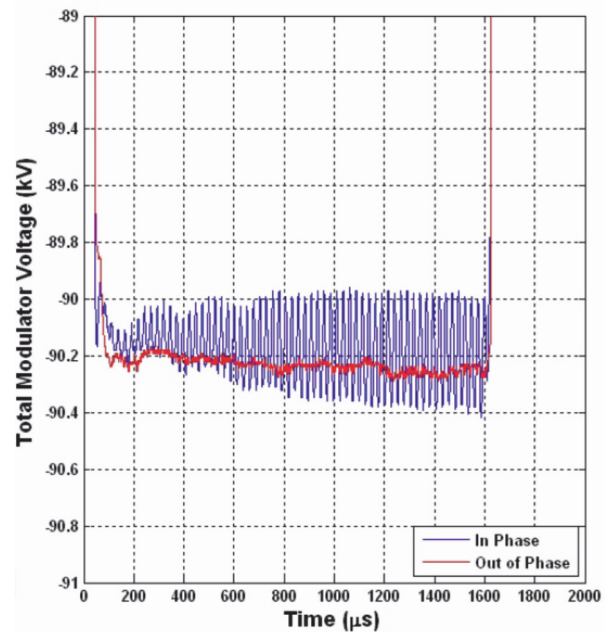


Fig. 42 P2 Marx 出力電圧波形フラットトップ部 (文献[16]より引用)

### 3.3.3. チョップパ型 Marx 電源

チョップパ型 Marx 電源は、現在 KEK において長岡技術科学大学と共同で開発を進めているものである。チョップパ型 Marx 電源は、Fig. 43 に示すようにバックコンバータ回路 (降圧チョップ回

路) を Marx 回路に組み込んだものである。各 Marx cell のコンデンサ  $C_M$  は、充電用の  $SW_C$  を ON することにより、並列に充電され、放電用の  $SW_D$  を ON することで Marx cell の充電電圧の段数倍の出力電圧が得られる。さらに、放電用の  $SW_D$  を 50kHz で PWM 制御することで、コンデンサ  $C_M$  の充電電圧が低下することによる出力電圧の低下を補正する。各 cell は、最大で -2kV に充電され、-1.6kV、1.65ms のフラットな出力電圧が得られる。チョップパ型 Marx 電源は、回路構成が単純であり、制御も簡単であるため、高信頼化、小型化、低価格化が期待できる。

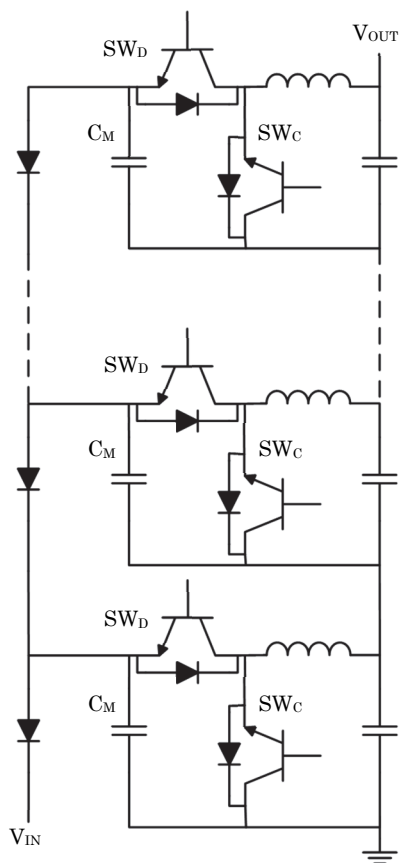


Fig. 43 チョップパ型 Marx 電源

チョップパ型 Marx 電源の各 Marx cell のリップル電圧は、式 (3-8) からチョークコイルの  $L$  またはコンデンサの  $C$  を大きくするか周波数を高くすれば小さくなる。一般的に、リップル電圧を小さくするために、スイッチング周波数を高くするとスイッチの損失が大きくなり、チョークコイルの  $L$  またはコンデンサの  $C$  を大きくすると素子

のサイズが大きくなってしまふ。チョップパ型マルクス電源では、各 cell の PWM の位相をずらすことで出力電圧のリップルを低減している。Fig. 44 に 4cell (1unit) の出力電圧と各 cell の電圧波形を示す。各 cell の PWM 制御の位相を調整することで、1cell では約 50%であったリップルが、4cell の出力電圧では約 6%に減少している。

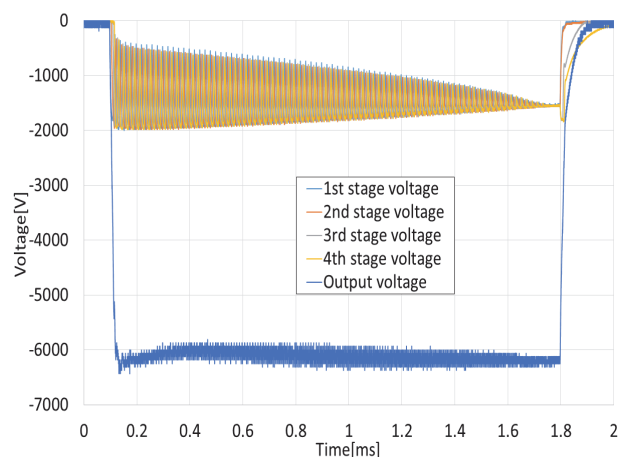


Fig. 44 チョップパ型 Marx 電源 1unit の出力電圧波形 (文献[18]より引用)

チョップパ型 Marx 電源は、-120kV の出力電圧を得るために 4cell と制御基板 1 枚を 1unit とした 20unit で構成されている (Fig. 45)。Marx 型の電源では、充電は、充電用スイッチ、充電用ダイオードを通して各 Marx cell に充電される。そのため、Marx cell の段数が増加すると充電時の損失が増加してしまふ。チョップパ型 Marx 電源では、Fig. 46 に示すように 1unit ごとに絶縁トランスを介して充電電圧を供給することで、充電時の損失を抑えている。Fig. 46 においてインバータ部は、3 相の 440V 受電し全波整流した後、20kHz の高周波として出力する。各 Marx unit には、絶縁トランスによって、-2kV に昇圧された高周波が入力され、Marx unit 内の整流回路で整流され各 cell に充電される。

Fig. 47 は、クライストロン負荷で試験を行った時の出力電圧、出力電流波形である。この時の Marx cell の充電電圧は 1kV、繰り返しは 5pps で、PWM のデューティは 86%から 97%まで直線的に増加させている。



Fig. 45 チョップパ型 Marx 電源の写真

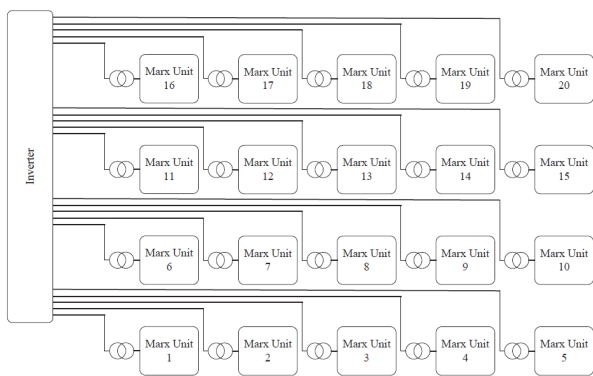
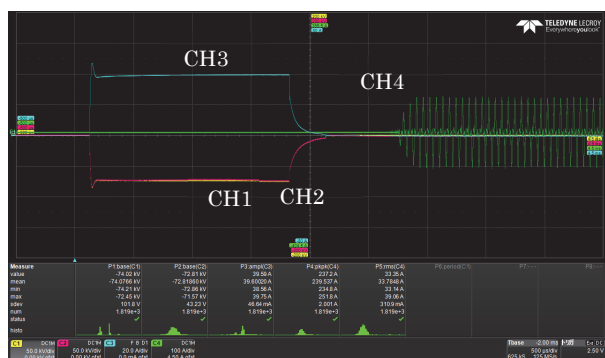


Fig. 46 チョップパ型 Marx 電源充電回路模式図



CH1 (黄) : 電源出力電圧 (50kV/div) -74.0kV  
 CH2 (赤) : クライストロン電圧 (50kV/div) -72.8kV  
 CH3 (青) : 電源出力電流 (20A/div) 39.6A  
 CH4 (緑) : インバータ出力電流 (100A/div) 237App  
 時間軸 : 500µs/div

Fig. 47 チョップパ型 Marx 電源出力電圧・電流波形

### 3.3.4. Marx 型電源の制御回路

Marx 型の電源では、各 Marx cell の電位は、パルス電圧出力時には、アース電位からの段数に応じて高電位となる。そのため、各 Marx cell の制御は、アース電位から絶縁して行う必要がある。また、各 Marx cell には、トリガー信号、または、ゲート信号が必要になるが、やはりアース電位から絶縁する必要があるため、光ファイバーで送信される。

P2 Marx では、各 Marx cell に FPGA を使用した制御回路があり、各 Marx cell の制御、出力電圧、出力電流のモニター値のデジタル化、ゲートドライバーへのゲート信号の供給を行い、光ファイバーで Ethernet に接続され、上位の計算機と通信する。各 IGBT の過電流、過電圧のインターロックは、各 Marx cell 内のゲートドライバー回路でハード的に行われている。Fig. 48 は、P2 Marx の制御基板の写真である。

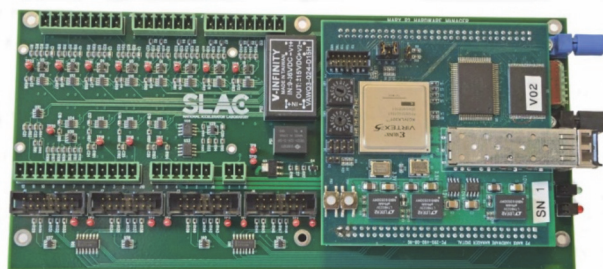


Fig. 48 P2 Marx の制御基板 (文献[19]より引用)

チョップパ型 Marx 電源では、1unit (4cell) に1枚コントロール基板が実装され、4段の Marx cell の充電のゲート信号、及び放電用の PWM 制御されたゲート信号を供給する。コントロール基板は、各ユニットの過電圧、過電流などのインターロック、電圧、電流等のモニターを行い、光ファイバーケーブルによって Ethernet に接続され、上位の計算機と通信を行う。

P2 Marx、チョップパ型 Marx 電源共に各 cell の PWM の設定や HV、Trig の ON/OFF などの全体の制御、各モニター値の表示等は PC から行っている。以前は、制御回路には、リレーとダイオードマトリクスを使用した回路が多く使用されていた。この制御回路は、ノイズに強く、クライス

トロン用パルス電源のように大きなノイズがある環境でも安定に動作する。PLCは、当初は、ノイズによる誤動作などが心配されたが、KEK STFのバウンサー型電源では、問題なく使用されている。近年、Marx型の電源のように複数のユニットを使用し、それぞれのユニットごとに制御を行うような電源では、PLCよりも動作速度が速く、小型なFPGAを使用した制御回路が多く使用されるようになってきた。

#### 4. その他の方式の電源

ここまでは、KEKのLinacおよびSTFの電源で使用しているクライストロン用パルス電源等を例に解説をしてきたが、ここでは、その他の方式の電源について紹介する。

Fig. 49はインダクション方式の電源であり、一次側が1ターンで複数あり、二次側がシリーズに接続されているトランスを使用し、その一次側に複数のパルス出力モジュールを接続することで各二次側のパルス電圧を足し合わせた出力パルス電圧を得るものである。トランスのインダクタンスを小さくできるので、立ち上がりの速いパルス電圧が得られる。また、Marx型の電源と同様に一次側の電圧を低くできるので、低電圧の半導体スイッチが使用できる。さらに、半導体スイッチの駆動回路の電位は、アース電位になるので制御が容易になる。

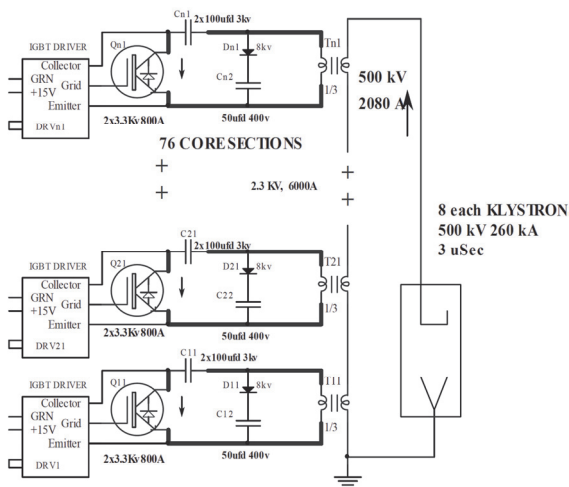


Fig. 49 インダクション方式の電源（文献[20]より引用）

Fig. 50は、分割コア方式の電源でインダクション方式の電源の一次側の巻線を各コアに並列に巻いたものである。これにより、一次側の各パルス出力モジュールは、異なるタイミングでON/OFFできるようになる。

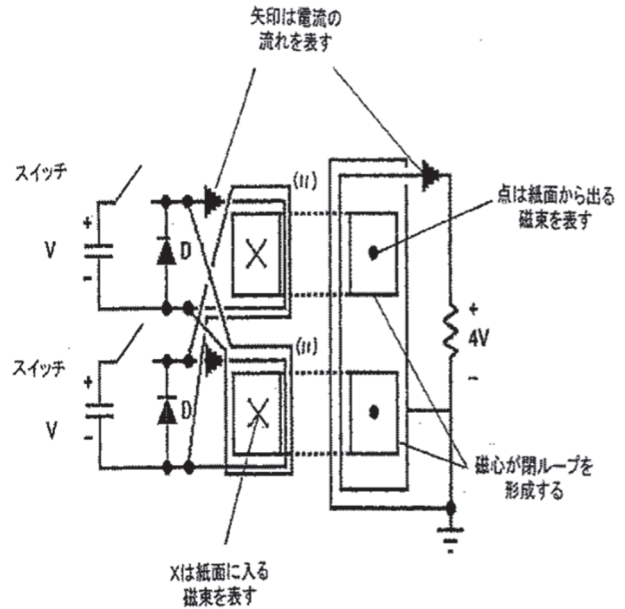


Fig. 50 分割コア方式の電源（文献[21]より引用）

Fig. 51は、パルスステップモジュレータと呼ばれるもので、絶縁トランスによって各モジュールに充電電圧が供給され、各モジュールの出力電圧を足し合わせて必要となるパルス電圧を得るものである。Fig. 51の電源では、各モジュールは、ブーストコンバータとしてスイッチをPWM制御し、さらに各モジュールのPWMの位相をずらすことにより、フラットなパルス出力を得ている。この方式も各段の出力電圧を低くできるため、低電圧の半導体スイッチが使用できるが、各段のスイッチの制御は、アース電位から絶縁して行わなくてはならない。



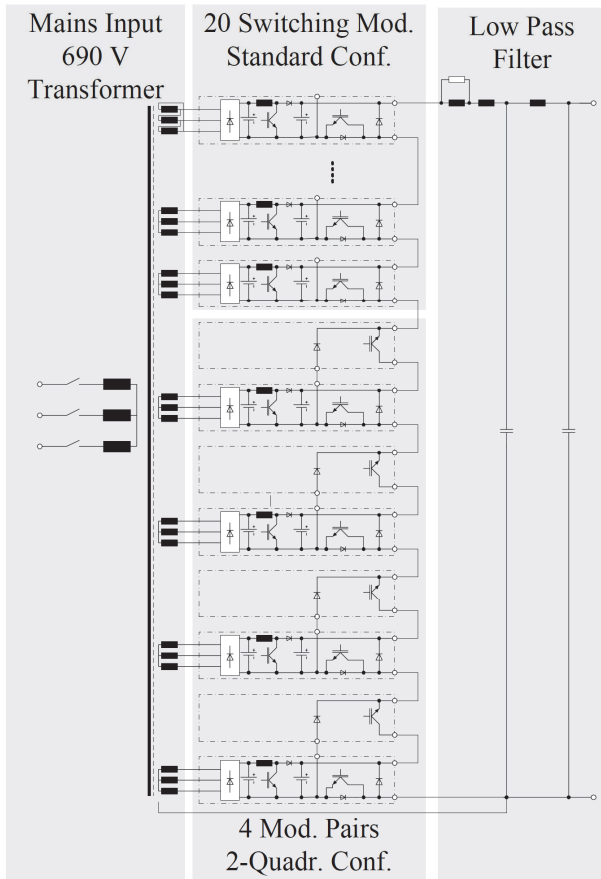


Fig. 51 パルスステップ方式の電源（文献[22]より引用）

## 5. おわりに

マイクロ波源の電源として、クライストロン用のパルス電源について、ラインタイプ型パルス電源、ハードチューブ型パルス電源、Marx 型電源を例に解説をしてきた。この他にも多くの方式の電源があり、近年は、複数のユニットを組み合わせ、低いパルス出力電圧を足し合わせて高電圧、大電流を出力するようなユニット型の電源の開発が多く行われているようである。これは、スイッチとして使用する半導体素子の性能向上によるところが大きい。今後、さらに半導体素子の開発が進み、より耐電圧が高く、大電流を扱え、高速で動作する半導体素子の実現されることを期待する。

最後に、本原稿を書く機会を与えて頂いた小林幸則主幹、道園真一郎主幹、また、助言をいただいた明本光生教授に感謝いたします。

## 参考文献

- [1] The Stanford Two-Mile Accelerator, ed. R. B. Neal, Benjamin, New York, 1968.
- [2] “放射光入射器増強計画 --- KEKB に向けて ---”, edited by Isamu Sato, et al., (KEK Report 95-18, March 1996 A).
- [3] G. N. Glasoe, J. V. Lebacozqz, “Pulse Generators”, McGraw Hill, 1948, First Edition.
- [4] T. Shidara, et al., “Klystron Modulator for the KEK 2.5GeV LINAC”, Nuclear Instruments and Methods in Physics Research A279 (1989) 423-432, North-Holland, Amsterdam.
- [5] 道園 真一郎, “高周波源” OHO’02 テキスト
- [6] 中島 啓光 他, “小型パルス電源の特性と今後の課題”, Proceedings of the 28th Linear Accelerator Meeting in Japan, Tokai, Jul. 30- Aug. 1, 2003.
- [7] O. Endo, et al., “Development of High-Power Switching Power Supply”, Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan, Nagoya, Japan, August 3-5, 2013, PASJ10-SAP065, [http://www.pasj.jp/web\\_publish/pasj10/proceedings/PDF/SAP0/SAP065.pdf](http://www.pasj.jp/web_publish/pasj10/proceedings/PDF/SAP0/SAP065.pdf)
- [8] G. Isoyama, et al., “Solid-state Switch for Klystron Modulator”, Proceedings of FEL2014, Basel, Switzerland.
- [9] Y. Yano, et al., “Update of High-power Klystron Modulator Control System”, Proceedings of the 5th Annual Meeting of Particle Accelerator Society of Japan, Hiroshima, Japan, August 6-8, 2008, PASJ5-TP089.pdf, [http://www.pasj.jp/web\\_publish/pasj5\\_lam33/contents/PDF/TP/TP089.pdf](http://www.pasj.jp/web_publish/pasj5_lam33/contents/PDF/TP/TP089.pdf)
- [10] Y. Yano, et al., “New Control System for Klystron Modulator”, Proceedings of the 8th Annual Meeting of Particle Accelerator Society of Japan, Tsukuba, Japan, August 1-3, 2011, PASJ8-MOPS100.pdf, [http://www.pasj.jp/web\\_publish/pasj8/proceedings/poster/MOPS100.pdf](http://www.pasj.jp/web_publish/pasj8/proceedings/poster/MOPS100.pdf)
- [11] ILC Technical Design Report Volume 3 – Accelerator, 2013, <http://www.linearcollider.org/ILC/Publications/Technical-Design-Report>.
- [12] 福田 茂樹, “高周波電力源の考え方とその設計 (1)” OHO’06 テキスト
- [13] 明本 光生, “高周波電力源の考え方とその設計 (2)” OHO’06 テキスト

- [14] M. Akemoto, et al., “KEK 超伝導加速器試験施設 (STF) に於ける 10MW クライストロン用長パルスモジュレータの開発”, Proceedings of Particle Accelerator Society Meeting, pp.773-775, 2009.
- [15] M.A. Kemp, et al., “Final Design of the SLAC P2 Marx Klystron Modulator”, Proceedings of Pulse Power Conference, Chicago, IL, USA, 2011.
- [16] M.A. Kemp, et al., “The SLAC P2 Marx”, Proceedings of International Power Modulator and High Voltage Conference, San Diego, CA, USA, 2012.
- [17] C. Burkhart, et al., “ILC Marx Modulator Development Program Status”, Proceedings of International Particle Accelerator Conference, Kyoto, Japan, 2010.
- [18] Y. Kozasa, et al., “Solid-state Marx Generator for International Linear Collider”, Proceedings of the 11th Annual Meeting of Particle Accelerator Society of Japan, August 9-11, 2014, Aomori, Japan, PASJ2014-SAP055, [http://www.pasj.jp/web\\_publish/pasj2014/proceedings/PDF/SAP0/SAP055.pdf](http://www.pasj.jp/web_publish/pasj2014/proceedings/PDF/SAP0/SAP055.pdf)
- [19] D. MacNair, et al., “SLAC P2 Marx Control System and Regulation Scheme”, Proceedings of Particle Accelerator Conference, New York, NY, USA, 2011.
- [20] R. L. Cassel, et al., “Solid State Induction Modulator Replacement for the Conventional SLAC 5045 Klystron Modulator”, Proceedings of the 20th International Liniac Conference, Monterey, CA, USA, Aug. 21-25, 2000.
- [21] “電力変調器”, 特許出願公表番号: 特表 2005-515681, 出願人: スカンジノヴァ エイビー
- [22] J. Alex, et al., “A New Prototype Modulator for the European XFEL Project in Pulse Step Modulator Technology”, Proceedings of PAC09, Vancouver, Canada.