

タイミングシステムの概念と実装

J-PARC センター

田村文彦*

1 はじめに

J-PARC [1] は linac、rapid cycling synchrotron (RCS)、main ring (MR) の 3 つの大強度陽子加速器と物質・生命科学実験施設 (MLF)、ニュートリノ実験施設、ハドロン実験施設の 3 つの実験施設により構成される。2006 年の linac 調整開始以来、継続的なビーム調整およびハードウェアの増強により、RCS および MR のビーム出力は増大を続けてきた。2018 年 6 月現在、MLF 利用運転のための RCS ビームパワーは 500 kW に達し、ニュートリノ実験へ向けた MR ビームパワーは 490 kW である。このような大強度ビーム加速における重要な要素のひとつがタイミングシステムである。

タイミングシステムと聞いてその役割を考えたときに、最初に考えつくのは、機器の動作や測定の基準となるトリガーやゲートを生成することだろう。正確なトリガーの発生は加速器の運転に不可欠であることは当然である。しかし、J-PARC のような大型加速器においては、トリガー、ゲート生成以外の機能も必要になってくる。

この講義ノートでは、J-PARC のタイミングシステムの構成および機能を説明し、それがどのような概念、要求に基づいて設計されているのかを説明していく。

留意してほしいのは、タイミングに関する要求は加速器施設ごとに異なるということであ

る。極短パルスの自由電子レーザーのための電子 linac とバンチ長が数百 ns である陽子シンクロトロンはトリガーのジッターに対する要求は何桁も異なるし、放射光リングのような蓄積リングと、一定の周期を持つシンクロトロンでは、トリガーをいつ発生させるかについての考え方が全く違う。

2 J-PARC のタイミングチャート

J-PARC の大きな運転周期を決めているのは MR である。MR は速い取り出し (fast extraction, FX) モードでは 2.48 秒、遅い取り出し (slow extraction, SX) モードでは 5.2 秒の周期で、RCS から入射された 3 GeV の陽子ビームを 30 GeV まで加速し、FX モードではニュートリノ実験施設に、SX モードではハドロン実験施設にビームを供給している。MR のタイミングチャートを 図 1 に示す。MR の主電磁石は 3 GeV に対応する磁場でフラットボトムを持ち、このフラットボトムの間に RCS より 2 バンチずつ 4 回のビーム入射を行い蓄積したビームを加速する。4 回の入射タイミングを K1、K2、K3、K4 と呼んでいる。この「K」は、入射に際し励磁される入射キッカーの「K」であり、K タイミングの間隔は、RCS の周期の 40 ms である。主電磁石パターンの「P」を取って、パターンの開始を P0、入射開始タイミングを P1、加速開始を P2、加速終了を P3、減速開始 (フラットトップの終了) を P4 と呼ぶ。現在の運転では、P0 から P1 までは 10 ms、P1 から P2 までは 130 ms、P2 から P3 まで、つまり実際に

* fumihiko.tamura@j-parc.jp

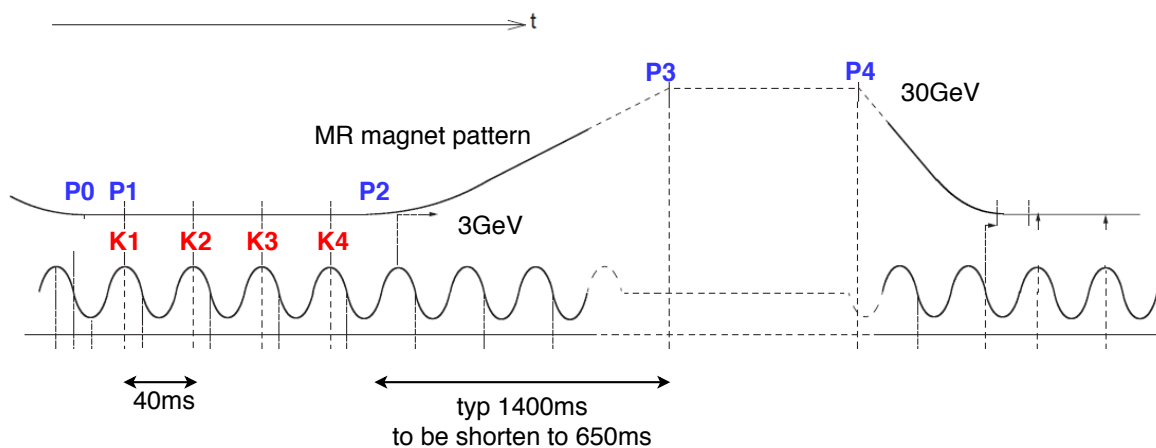


図 1: MR のタイミングチャート。

加速が行われる期間は 1.4 秒 となっている。現在、平均ビームパワーを大幅に増加するために MR の運転周期を 1.32 秒に短くする計画があるが、これは P2-P3 間を 0.65 秒に短縮することで実現される。FX モードでは、加速された 8 つのバンチをキッカー電磁石により一度に蹴り出すため、フラットトップ長 (P3 から P4) は 1 ms に設定されており、SX モードではフラットトップ期間中にゆっくり (2 秒程度) ビームを取り出していくために、それに応じたフラットトップ長 (2.61 秒) となっている。

RCS のタイミングチャートを図 2 に示す。RCS は 25 Hz の繰り返し周波数、つまり 40 ms の運転周期を持ち、20 ms の間に陽子ビームを 400 MeV から 3 GeV まで加速する。RCS の主電磁石は共振電源によりサイン波的に励磁され、最小、最大となるタイミングを Bmin、Bmax と呼ぶ。Linac から入射される H^- ビームは荷電変換膜により陽子ビームに変換され、Bmin の前後 250 μs 、500 μs にわたり 307 ターンかけて入射される。この付近では、入射ポイントバンプ電磁石が励磁され、水平および垂直方向に入射ペインティングが行われる。約 20 ms かけて 3 GeV まで加速された陽子ビームは取り出しキッカー電磁石によりリングから蹴り出され

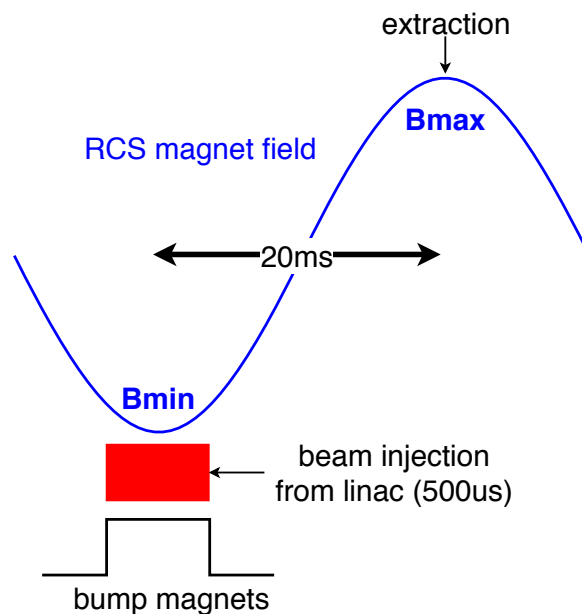


図 2: RCS のタイミングチャート。

る。前述のように、MR 周期の中で 4 回は MR にビームを送り、それ以外、FX モードであれば 58 回、SX モードであれば 126 回のビームは MLF に送られる。この振り分けは、RCS を出た後のビームトランスポートにあるパルス偏向電磁石を MR 入射の期間だけ励磁することで行われる。

RCS において、MLF 行きのビームと MR 行きのビームでは、ビーム強度だけでなく、入射

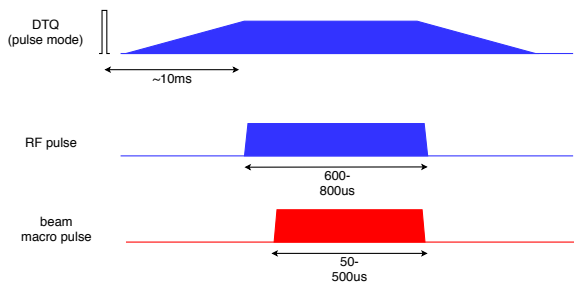


図 3: Linac のタイミングチャート。

ペインティングの条件、RF 周波数パターンなど、様々な条件が異なる。つまり、タイミングシステムは各種加速器機器に、行き先に応じた適切な指示を与えなければならない。

Linac のタイミングチャートを図 3 に示す。RCS 同様に、25 Hz 繰り返しで運転されているが、核変換実験施設 (TEF、Transmutation Experimental Facility) が建設されると、RCS 行きのビームと TEF 行きのビームを交互に、すなわち 50 Hz 繰り返しで運転されることとなる。ビームが実際に加速、下流に供給される時間をマクロパルスと呼ぶ。マクロパルス幅はビーム調整の際の 50 μ s から利用運転時の 500 μ s まで変化させる。加速空洞への RF 供給はマクロパルスより幅の広いものとなる。また、DTL (drift tube linac) の Q 電磁石は、現在の運転では DC 通電されているが、ビームの大強度化によりより強い収束力、すなわち励磁量が必要となった時にはパルス通電される。この場合、立ち上がりに時間がかかるため、ビーム加速より 10 ms 程度早くトリガーを与える必要がある。Linac においても、RCS からのビームの行き先が MLF か MR かによってマクロパルス等のビームの条件が異なるために、タイミングシステムによる適切な管理が必要である。TEF の建設後はさらに行き先、つまりビーム条件が増えることとなる。

以上から、J-PARC の動作タイミングは、

- 加速器全体の周期を決めるのは MR の周期

- 細かい基準は linac および RCS の 25 Hz であり、TEF 建設後は linac の 50 Hz
- MR の周期は、RCS 周期の整数倍でなければならない

ということがわかる。

シンクロトロン (RCS、MR) では RF 周波数は MHz の領域であり、バンチ長は数百 ns から最短で 50 ns 程度であるため、トリガーやゲートのジッター (ばらつき) は 1 ns を下回っていれば十分である。一方、linac の加速周波数は 324 MHz および 972 MHz で、空洞間の相対的な位相は非常に精度良く管理されなければならないが、タイミングシステムから供給されるトリガーやゲートについては、シンクロトロン同様に 1 ns 以下の精度で十分である。

3 J-PARC のタイミングシステム

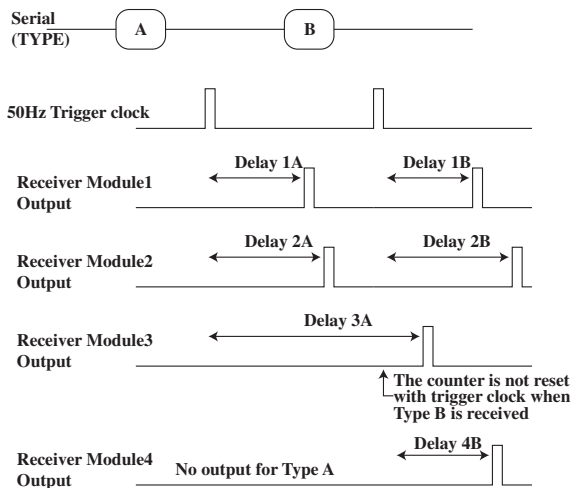
J-PARC では、タイミング信号の種類として「スケジュールドタイミング」と「シンクロナイゼーションタイミング」の 2 種類を定義している [2]。スケジュールドタイミングは、加速器サイクルの中であらかじめプログラムされたタイミングでトリガーやゲートを出力するものである。J-PARC のほとんどの機器や電源は、このスケジュールドタイミングに基づいて動作する。

シンクロナイゼーションタイミングは、加速器機器あるいは電源により生成されるトリガーに基づいたタイミングである。主にビームと同期する必要がある機器の動作に用いられる。

3.1 スケジュールドタイミングの動作原理

前節で述べたように、J-PARC の加速器の細かい基準は、linac の繰り返し周期である。よって、スケジュールドタイミングでは、タイミングは J-PARC 中央制御棟から送信される基準トリガー (25 Hz または 50 Hz) からのディレイとして定義される。基準トリガーは、トリガークロックと呼称されることもある。

図 4 にスケジュールドタイミングの動作原理



The delay value and control (no output etc.) are stored in LUT on the board

図 4: スケジュールドタイミングの動作原理。

を示す [2]。基準トリガーを送るに先立ち、「タイプ」と呼ばれる制御ワードが送信される。

タイプは、次の基準トリガー後の加速器の運転の「タイプ」を表わす制御ワードである。加速器機器室・電源室等に置かれたタイミング受信モジュールは、これら基準トリガーおよびタイプを受信する。各受信モジュールはそれぞれルックアップテーブル (look up table, LUT) を持ち、タイプに対応する LUT の内容により、次の周期の動作を以下のように決定する。それは、

1. 設定されたディレイでパルスを出力する
2. 次の周期ではパルスを出力しない
3. 基準トリガーを受信してもディレイカウンタをリセットせずに、基準トリガーを越えて数え続ける

の 3 種類である。

この方法により、基準トリガーごとに違ったタイミングおよびモードで加速器の機器および電源を運転することができる。

タイプを送る順番を「タイプ列」と呼ぶ。タイプ列の長さは、図 5 に示すように、加速器全体

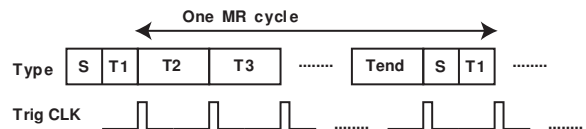


図 5: タイプ列の長さは MR 周期と等しい。

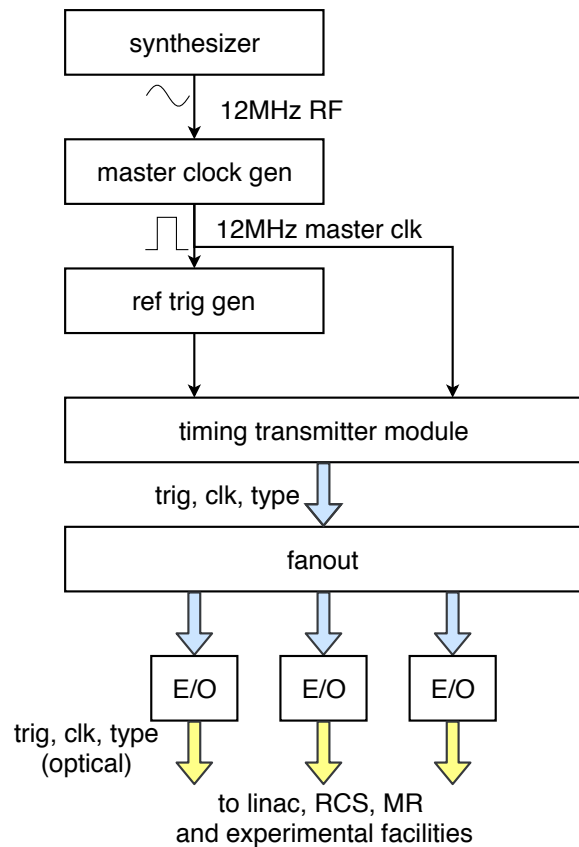


図 6: 中央制御棟に設置されるタイミング送信設備の信号の流れ。

の周期、すなわち MR の周期となる。現在は、MR が FX モードで 2.48 秒周期の時にはタイプ列の長さは 62、SX モードで 5.2 秒周期では 130 である。

3.2 スケジュールドタイミングを構成するハードウェア

中央制御棟には以下に述べる装置およびモジュールが置かれる (図 6)。まず、高精度シンセサイザおよびクロックジェネレーターにより 12 MHz のマスタークロックが生成される。25 Hz または 50 Hz の基準トリガーは、

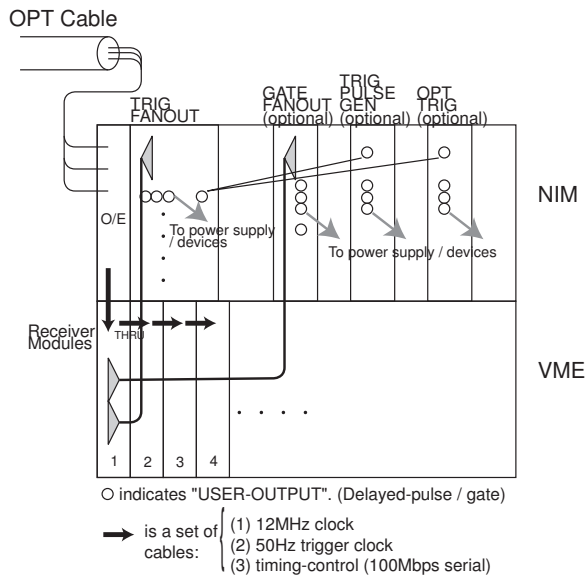


図 7: タイミング受信設備。

マスタークロックをカウントする基準トリガージェネレータから出力される。タイミング送信モジュールは、基準トリガーに先立ちタイプ情報を送信する。タイプはシリアル化して送信される。J-PARC 各施設へのこれら信号の配信のために、ファンナウトと E/O (電気光変換) モジュールが使用される。

これらの信号は中央から光ケーブルを通じて各施設に配られる。各施設では、必要に応じ O/E、ファンナウト、E/O を組み合わせてリレーステーションを構成することができる。

このように信号配信系はスター状の構成になっており、全ての施設では同じ信号および情報 (クロック、基準トリガー、タイプ) を受信することになる。

図 7 に各施設、電源室等に置かれるタイミング受信設備の概略を示した。各電源室等で、配信された 3 種類の信号は O/E モジュールにより電気信号に変換され、タイミング受信モジュールに導かれる。

受信モジュールは、個別のトリガーを生成する重要なモジュールであり、詳細は次節で述べる。受信モジュールは独立な LUT を持つ 8 つ

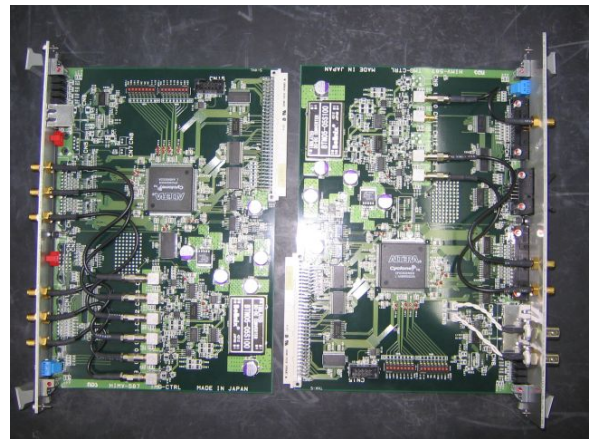


図 8: タイミング送信モジュール (右) と受信モジュール (左)。

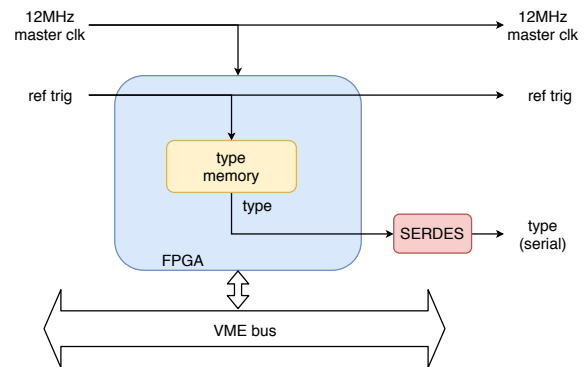


図 9: 送信モジュールの機能ブロック図。

のチャンネルを備え、これら 8 チャンネルの出力は、トリガーファンナウトおよびゲートファンナウトで、加速器機器の要求する電圧レベルに変換される。必要に応じ、トリガーパルスジェネレータによりパルス幅の変更が行なわれる。光トリガーが必要な機器のためには、専用の E/O モジュールが用いられる。

3.3 タイミング送信・受信モジュール

タイミング送信、受信モジュールの写真を、図 8 に示す。これらは VME モジュールとして構成されている。

図 9 に示したように、送信モジュールはタイプ列を記憶する「タイプメモリ」を基板上に持っている。毎回のトリガークロックに先立ち、タイプメモリから取り出された 32 ビットのタイ

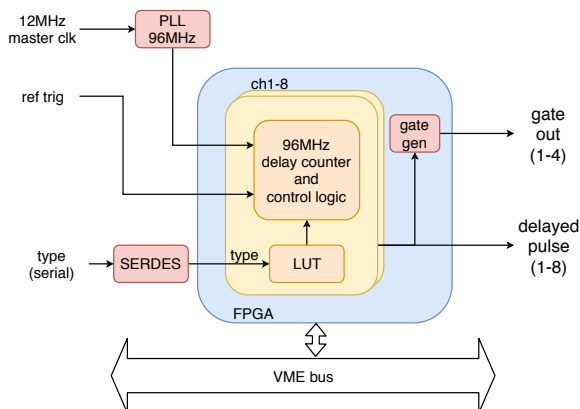


図 10: 受信モジュールの機能ブロック図。

プがひとつずつ送信される。タイプ列の長さは最長 1024 個までの範囲で任意に決めることができ、タイプ列の終わりはエンドワードによって示される。前述のように、ひとつのタイプ列は、1 回の MR サイクルに相当する。タイプの MSB は、シリアル通信の内容がタイプでなく特別な情報であることを表わすビットである。例えば、図 5 に示されている、MR サイクルの開始を表わす「S」という情報である。

タイプは「mode1」(7 ビット)「mode2」「mode3」「mode4」(各 8 ビット) の 4 つのセクションに分割される。受信モジュールは設定により、どのセクションを受信するかを決めることができる。現状、mode1 は 7 ビットの制約があるために使っておらず、mode2 から mode4 を linac、RCS、MR に割り当てている。

図 10 に受信モジュールのブロック図を示す。受信モジュールは基板上に LUT を持ち、LUT には「ディレイワード」(ディレイ値と制御ビットから成る) が記憶される。LUT の内容はボード上に計算機からダウンロードされる。受信モジュールは、タイプを受信すると、タイプに対応したディレイワードを LUT から取り出す。タイプが 8 ビットである mode2 から mode4 では、LUT のアドレスも 8 ビット、つまり 256 のアドレスがあることになる。トリガークロックを受信すると、受信モジュールは基板上のディ

レイカウンタをスタートさせ、ディレイワードに応じたタイミングでトリガーパルスを出力する。ディレイ値は 24 ビットで、ディレイカウンタは 96 MHz で動作する。96 MHz の内部クロックは PLL により、12 MHz のマスタークロックから生成される。最大約 170 ms までカウントすることができる。

LUT から読み出されたディレイワード中の制御ビットにより、各チャンネルのカウンタは、以下のどれかの動作をする。

1. 基準トリガーによりカウンタをリセットし、カウントを開始する。ディレイワード中の指定のディレイ値でパルスを出力する
 2. 次の基準トリガー後の周期はパルスを出力しない
 3. トリガークロックを受信してもディレイカウンタをリセットせずにカウントを継続し、指定のディレイ値でパルスを出力する
3. の機能は、MR のように基準トリガー間隔 40 ms よりも長い周期の施設のタイミングを設定するために必要な機能である。また、制御ビットの設定により VME インタラプトを発生させることができる。

受信モジュールはカスケード接続ができるように入力信号のスルー出力を備えている。ひとつの受信モジュールは独立な 8 チャンネルのカウンタを持つ。主な出力ポートを以下に示す。

- ディレイドパルス出力: 独立な 8 チャンネル。上に示した通り。
- ゲート出力: 4 チャンネル。ディレイドパルス出力のうちの 1 つによりセットされ、別な出力によりリセットされる。

ディレイドパルス出力およびゲート出力からの信号は、ドライバーモジュールを通じ適切な電圧レベルに変換されたうえで機器・電源に導かれる。また、トリガーの幅を調整したい時には

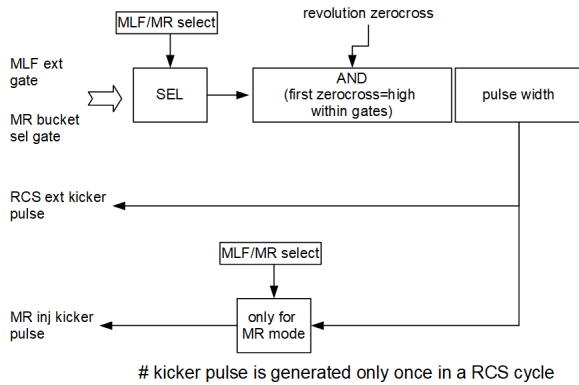


図 11: キッカー放電トリガーの生成。

トリガーパルスジェネレータで幅を伸長できる。

Linac および RCS のタイミング用 VME シャーシには、リフレクティブメモリと呼ばれる専用の光リンクネットワークを用いた高速シェアードメモリが搭載されている。リフレクティブメモリは、25 Hz の繰り返しで動作するタイミングシステムの LUT を高速かつ同時に書き換えることができるように追加されたものである。MR は 秒単位の周期を持つため、LUT の設定は通常のネットワーク越しに行われている。いずれの加速器においても、設定は他の J-PARC 制御システム同様に全て EPICS (Experimental Physics and Industrial Control System [3]) のチャンネルアクセスで行えるようになっている。

3.4 シンクロナイゼーションタイミング

ビームに同期を取る必要があるタイミングは、あらかじめスケジュールしておくことができない。シンクロナイゼーションタイミングは、ビーム同期のために加速器の機器自身により生成されるタイミングである。

J-PARC において代表的なシンクロナイゼーションタイミングは、キッカーの放電トリガーと linac のチョッパーゲート信号の生成である。

RCS の取り出しキッカーと MR の入射キッカーの放電トリガーは、RCS の実際の周回ビームと同期していなければならない。ビームは RF 電圧に同期しているので、これらキッカーの

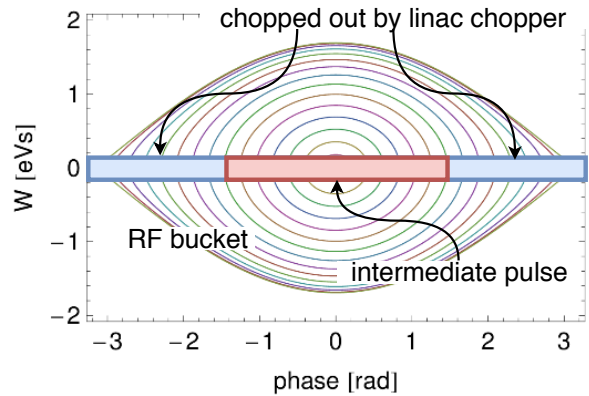


図 12: チョッピング入射の概念図。RCS の RF バケツの端に来るビームをチョッパーによりあらかじめチョップした上で RCS に入射する。

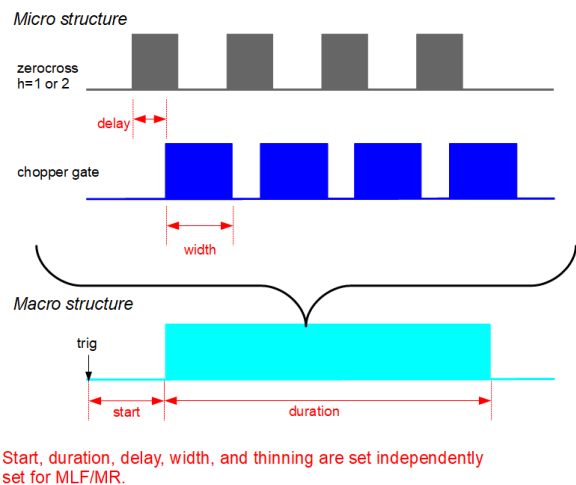


図 13: チョッパーゲート信号の生成。

放電トリガーは、RCS の RF 電圧を司るローレベル RF (LLRF) 制御システムにより生成される。放電トリガー生成のブロック図を図 11 に示す。スケジュールドタイミングシステムからの MLF 取り出しゲートあるいは MR LLRF から送られるバケツ選択ゲートと周回周波数で発生する LLRF 内部のゲートの AND を取ったものをトリガーとして出力する仕組みである。トリガーは、RCS サイクル中一度だけ出力されるように実装されている。このトリガーは光変換されてキッカー電源近くへ送られ、ローカルのディレイモジュールでタイミングを微調整され、

キッカー電源へ入力される。

RCS 入射時の縦方向のビームロスを避けるために、あらかじめ linac 上流に設置されたチョッパー [4] によりビームを時間方向にチョップして RCS の RF パケツの端にビームが入射されないようにする、チョッピング入射 (図 12) が行われる。チョッパーにより時間方向にチョップされたビームパルスのことを中間パルスと呼ぶ。チョッパーの動作のためのチョッパーゲート信号もまた、RCS の LLRF 制御システムにより生成される。図 13 に信号の生成方法を示す。チョッパーゲート信号は、LLRF のトリガー後 start の時間が経ってから duration だけの時間ゲートを発生させるマクロ的な時間構造を持つ。1 バンチ入射の場合は $h = 1$ の、2 バンチ入射の場合は $h = 2$ のゼロクロス信号から、設定したディレイと幅を持つゲート信号を生成し、光変換してチョッパー電源へ送る。チョッパーゲートの中心がゼロクロス信号から T_c の遅れである場合、設定されるディレイ d は、所望の時間幅 w に対し

$$d = T_c - \frac{w}{2} \quad (1)$$

の関係を持つ。チョッパータイミングは RCS における縦方向の分布を決める重要な要素である。

このほか、linac の基準 RF 分配システム [5] も広義のシンクロナイゼーションタイミングと言えるであろう。

4 設計思想

J-PARC タイミングシステムの構成は以上に述べた通りである。さて、その背後にある設計思想はどのようなものなのだろうか。

4.1 何を基準にするのか

– AC ライン非同期のタイミング

3 節のタイミングシステムの説明を読んで、意外にシンプルな構成であると感じるのであろう。その理由は、J-PARC のタイミングはシン

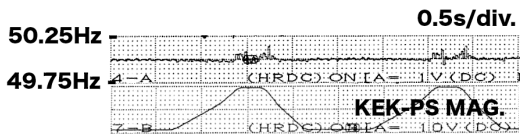
セサイザーで生成される 12 MHz から作られる 25 Hz トリガーを基準としていて、電力を供給する AC ラインの 50 Hz とは非同期であるからである。受信モジュールのディレイカウンターは、供給される 12 MHz から生成される 96 MHz を用いてカウントを行う。タイプをアドレスとした LUT によりいろいろな動作を行うものの、本質的には実験室で使われるディレイモジュールと変わりはない。

一方、世界の加速器の大半は、AC ライン同期のタイミングを持つ。このため、タイミングシステムの開発においては、AC ラインのゼロクロス検出手法・回路や、AC ライン周波数を通倍してタイミングに用いるクロックを生成する回路などが重要な要素とされてきた [6, 7, 8]。

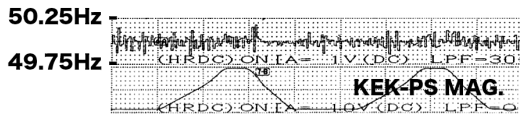
J-PARC 建設期である 2003 年の J-PARC Accelerator Technical Advisory Committee (加速器技術諮問委員会、ATAC) のレポートでは、以下の記述がある。

The timing system consists of three separate distribution infrastructures (12 MHz clock, 50 Hz Master Trigger and Pulse Type). The machine is not synchronized with the AC line. Removal of this constraint greatly simplifies synchronization with neutron choppers; however the committee noted that most accelerator projects find it necessary to operate in a “line-synched” mode. Thought should be given to the possible impacts of not synchronizing to the line.

加速器の専門家で構成される ATAC のメンバーにとって、AC ライン非同期のタイミングの実現可能性は自明ではなかった。ここでは、AC ライン非同期のタイミングを採用することのメリットと、懸念、そしてその解決について考えていこう。



(a) ARC 炉運転停止中



(b) ARC 炉運転中

図 14: KEK-PS における、AC ライン周波数変動の測定結果。ARC 炉とは、KEK 所外の鉄工所の炉である。

AC ラインの周波数は 50 Hz とされているが、実は周波数はかなり大きく変動する。KEK 陽子シンクロトロン (KEK-PS) での測定を図 14 に示したが、この測定では変動幅は約 ± 0.1 Hz、 $\pm 0.2\%$ に及んでいる。KEK-PS の場合には KEK 所外の鉄工所の炉の運転状況により影響を受けていたことが明らかになっており、このように AC ラインの周波数は同じ電力管内の負荷状況により大きく影響される。この変動はランダムであるとともに速いものである。

さて、MLF の中性子ビームラインの中には、中性子チョッパーと呼ばれる機器が設置されているものがある。T0 チョッパー [9] は、120 kg もの質量を持つニッケルクロム合金のブレードが最大 100 Hz もの周波数で回転する機器であり、陽子ビームが中性子ターゲットに入射した瞬間のバックグラウンドノイズを測定から除去する目的を持つ。

フェルミチョッパー [10, 11] は単色中性子の生成に用いられる。フェルミチョッパーは、図 15 に示すようなスリットを持つアルミ合金製の回転体であり、入射中性子ビームのうち特定の速度 (エネルギー) を持つものだけを透過することで、単色中性子を被測定物に供給する。

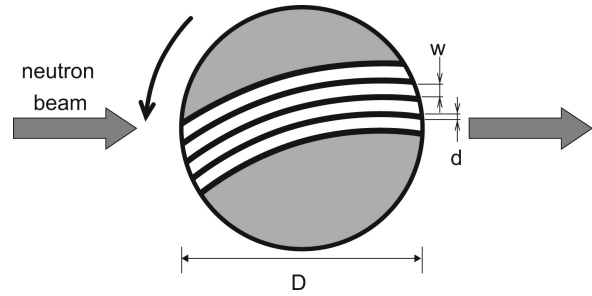


図 15: フェルミチョッパーの模式図 [10]。

フェルミチョッパーは高いエネルギー分解能を得るために 500 Hz から 1 KHz、つまり 30000 から 60000 RPM という非常に高速な回転数で運転される。各スリットの開口時間は $1 \mu\text{s}$ 程度であり、1% 以下のエネルギー分解能を得るためには、中性子ビームと開口の相対的な時間のずれは、300 ns 程度しか許されない。

これらの中性子チョッパーは高速回転する金属の物体であるがために慣性が大きく、回転位相を素早く変化させることが難しい。AC ラインに同期した加速器の周期変動、つまり RCS からのビーム取り出しタイミングの変動に追従させることは非常に困難である。

J-PARC では、前述のスケジュールドタイミング、つまりシンセサイザーで生成された 12 MHz から生成された 25 Hz トリガーに基づいて RCS と中性子チョッパーを動作させることにより、周期の変動を排し、チョッパー開口部と RCS 取り出しビームの位相関係を常に一定に保てるようにした。

フェルミチョッパー側の精度は 80 ns 程度 [10] が達成されており、ビーム取り出しのジッターは後述するが 2 ns 未満である。AC ライン非同期のタイミングの採用により、要求の 300 ns 以内を満たすことが (ある意味、容易に) 可能となっている。

このように、中性子チョッパーとの同期という強力な動機付けにより、J-PARC は AC ライン非同期のタイミングを採用したのである。

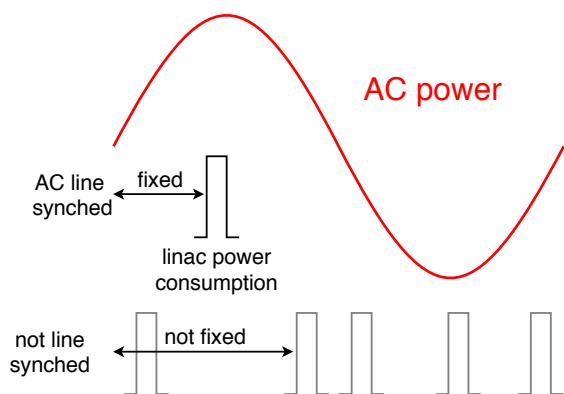
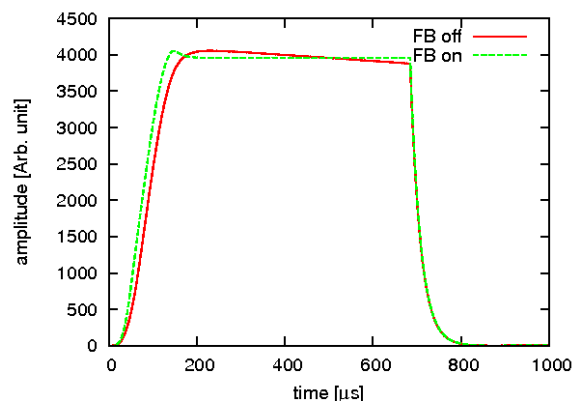


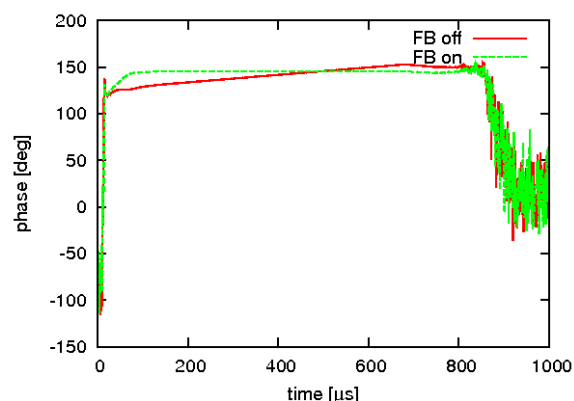
図 16: AC ラインと加速器パルスとの関係。AC ライン同期の場合には AC ラインとパルスの位相関係は一定に保たれるが、非同期の場合には位相はばらばらになる。

そもそも、なぜ加速器においては AC ライン同期が好まれるのであろうか。AC ラインから電力をパルスの引き出す、linac の RF 電圧の安定化が同期の第一の目的である。図 16 に示したように、AC ラインの電圧と linac のパルスの位相関係が、AC ライン周期と加速器周期の違いによるビートによってサイクル毎に異なると、クライストロンにかかる DC (あるいは、パルス) 電圧のわずかな違いにより、RF 電圧に影響を与える可能性があるのである。

短パルス ($< 1 \mu\text{s}$) の電子 linac においては、RF パルス内でのフィードバックによって RF 電圧を制御することが難しいため、このような AC ライン同期は必須である。一方、J-PARC linac の RF パルスは、フラットトップが約 $600 \mu\text{s}$ と長い。このような長パルスの場合、RF 電圧はパルス内でフィードバックにより安定化させることができる。フィードバック OFF、ON の場合の DTL の RF パルスの振幅と位相をプロットしたものを、図 17 に示す。フィードバック OFF の場合では、AC ライン非同期によるリップルの影響よりも約 3.4% におよぶカソード電圧のサグの影響はるかに大き



(a) 振幅。



(b) 位相。

図 17: RF フィードバック OFF (赤) および ON (緑) の場合の DTL RF パルスの振幅および位相。

い [12]。図 17(a) から、サグの影響によりパルス後半にかけて約 5% 振幅が落ちていく様子がわかる。位相の変化も非常に大きく、図 17(b) に示したように 15 度程度も変動している。つまり、フィードバック OFF では要求使用の振幅 1%、位相 1 度を満たすことができていない。フィードバックを閉じることで、振幅、位相でそれぞれ $\pm 0.15\%$ 、 ± 0.15 度に変動を抑制できる。パルス内変動だけでなく、サイクル毎の変動および長期のドリフトも同程度に抑制されている [12]。

このように、長パルスである J-PARC linac においては強力な RF フィードバックによって

RF 電圧の安定化が行われており、AC ライン非同期であることによる影響はほとんどないと言ってよい。現状で linac のエネルギー変動は 0.01% 程度であり、RCS への入射としては十分な安定度である。

シンクロトロン (RCS、MR) の電源はどうか。一般に、サイリスタを使った磁石電源は、AC ライン同期のほうが安定であるとされている。J-PARC の電磁石電源はスイッチング電源であり、AC ラインの影響は少ない。

ビームモニターシステムへの AC ラインの影響は、ケーブル配線において、アイソレーション、接地、シールドのそれぞれが適切に行われていない場合には、バックグラウンドのノイズとして無視できないものになる。AC ラインからのノイズの混入があった場合にそれを排除することができるために、ビームモニターにとっても AC ライン同期は好ましいものとされている。幸い J-PARC では注意深くケーブル配線がなされており、現在のところ AC ラインの混入が問題となったことはない。

このような詳細検討のもとで、AC ライン非同期のタイミングが実現された。翌 2004 年の ATAC では、

The question of synchronization to the AC line has been fully examined as recommended by the ATAC previously. The decision has been taken to stick to the current plan.

と、AC ライン非同期のタイミングについて ATAC 委員も納得するところとなった。

ビームコミッション開始から現在に至るまでの運用で、AC ライン非同期のタイミングであるがための問題は生じていない。

J-PARC のタイミングシステムの構成がシンプルになったことは副産物である。同様に中性子チョッパーを持つ SNS では、AC ライン同

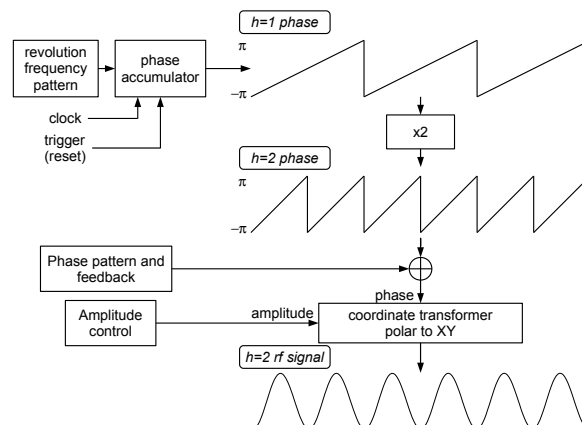


図 18: DDS による RF 生成の概念図。

期のタイミングを用いている。ここでは文献 [8] を紹介するに留めるが、SNS のタイミングシステムは、AC ライン同期を実現するために、AC ラインのゼロクロス検出周期変化の情報をイベントで送信する必要があるなど非常に複雑なタイミングシステムとなっている。

4.2 マスタークロックの重要性

3 節で述べた 12 MHz のマスタークロックは、タイミング受信モジュールでの 96 MHz 内部クロックの生成に使用されるだけでなく、加速器機器、電源のクロックとして使われている。例を挙げれば、分周したものは電磁石のパターンのサンプリングクロックとして使われるほか、シンクロトロン (RCS、MR) のローレベル RF (LLRF) 制御システムでは 36 MHz に連倍したものがシステムのクロックとして用いられている。

陽子シンクロトロンでは、陽子の速度変化に対応して RF 周波数が変化する。RCS では、加速ハーモニック ($h = 2$) の周波数は入射エネルギー 400 MeV での 1.23 MHz から取り出しエネルギー 3 GeV での 1.67 MHz までスイープする。周波数変化する RF を生成するために、LLRF 制御システムでは DDS (direct digital synthesis) 技術を用いている。

DDS による RF 生成の概念図を図 18 に示す。

周波数パターンから読み出される周波数信号、つまりクロック毎の位相加算量を使い、位相加算器により周回周波数の鋸波状の位相信号 ($h = 1$ 、 $-\pi$ から π まで) が生成される。周波数信号のビット幅は 32 ビットである。これを 2 倍することで、加速ハーモニック ($h = 2$) の位相信号が得られ、位相パターンおよび位相フィードバック信号が加算されたものが coordinate transformer の入力となる。Coordinate transformer の出力は、

$$(\text{rf output}) = r \cos \theta \quad (2)$$

である。ここに、 θ は入力された位相信号、 r は電圧制御ループにより制御された振幅である。RF 波形は DAC によりアナログ信号に変換される。システムに入力される LLRF トリガー毎に、位相加算器は 0 にリセットされ、サイクル毎の位相の再現性を保証している。

DDS による RF 生成は、周波数の精度が高く、 10^{-7} 程度が実現可能である。アナログの VCO (voltage controlled oscillator) では 10^{-4} 程度であり、VCO を用いた アナログ LLRF 制御システムを備えたシンクロトロンでは、ビーム軌道を偏向電磁石の中心に通すために、軌道フィードバックと呼ばれるビームフィードバックが必須となる。軌道フィードバックは、ディスパージョンが大きい場所に置かれた BPM の位置信号から、ディスパージョンを用いて運動量のずれ dp/p を算出し、

$$\frac{df}{f} = \eta \frac{dp}{p} \quad (3)$$

の関係に基づいて周波数に変調をかけるものである。軌道フィードバックを用いると、この周波数変調のために RF 波形、位相はサイクル毎の再現性が保証されないものとなる。J-PARC のシンクロトロンでは、軌道フィードバックは LLRF の一部として実装されているが使用されていない。これは DDS の RF 周波数および

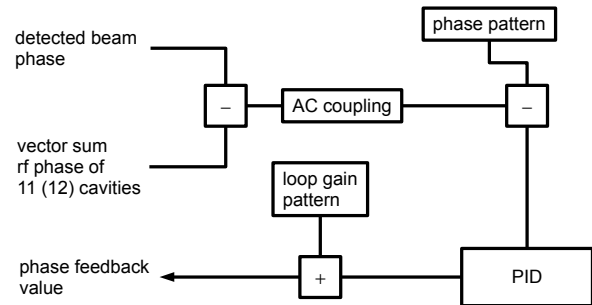


図 19: 位相フィードバックのブロック図。

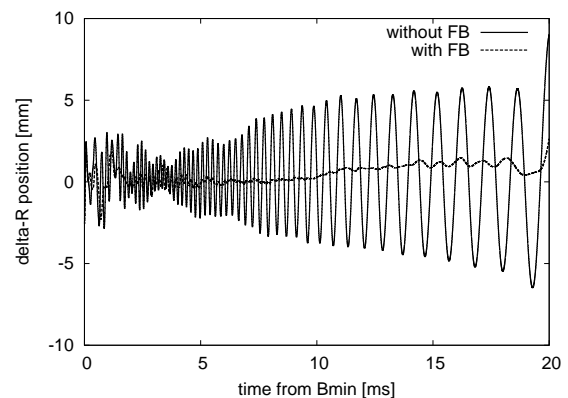


図 20: 位相フィードバックなし、ありの場合の軌道のずれ。

偏向電磁石の再現性が非常に高いために可能となったことである。必要に応じ、入射から取り出しまでの軌道を記録し、それを用いて周波数パターンを補正してやることで、軌道を偏向電磁石の中心に補正することができ、その後は長期間にわたり再補正の必要はない [13]。

このように、J-PARC マスタークロックを基準とし、DDS を用いることで、取り出し時の RF 波形の位相、つまり取り出しビーム位相の再現性を確保することができる [14]。

しかしながら、大強度ビームを加速するためには、縦方向のダイポール振動を抑えるために、位相フィードバックと呼ばれる別のビームフィードバックが必要となる。位相フィードバックは、図 19 に示すようにビームの検波位相と空洞の検波位相を比較する。AC 結合により振動成分のみを取り出した後、PI 制御および全体のルー

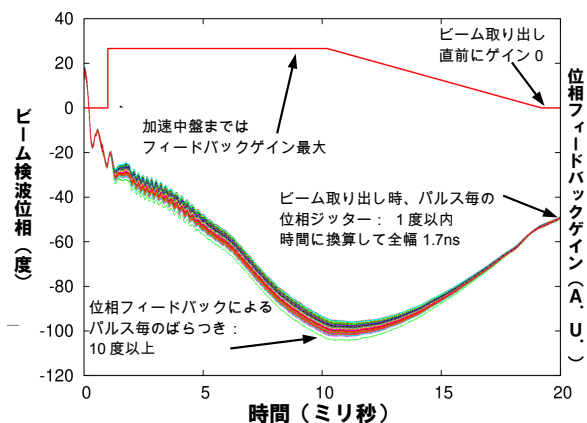


図 21: 適用したループゲインパターンと、100 ショットの空胴検波位相のばらつき。

プゲインパターンを適用し、空胴に位相変調を与えるものである。位相フィードバックなし、ありの場合のディスパージョンの大きい場所での軌道のずれの比較を、図 20 に示す。大きなダイポール振動が、位相フィードバックにより強力に抑制されていることがわかるだろう。しかしながら、位相フィードバックは位相に変調をかけるため、やはり取り出しビームの位相に影響を与え、再現性が保証されないものになってしまう。

この問題に対処するためには、位相フィードバックのループゲインパターンを適切に設定してやればよい。ダイポール振動が生じる原因は、縦方向ペインティングのための周波数オフセットや初期のミスマッチによるもので、加速の前半に集中している。このため、図 21 に示すように、加速中盤 10.2 ms まではゲインを最大とし、そこから取り出しにかけてゆっくりとループゲインを落としていく。取り出し直前の 19.2 ms では、ゲインが 0 となるように設定する。前述のように J-PARC の位相フィードバックは空胴の位相に変調をかけるものであり、ゲインが 0 の場合はプログラム通りの空胴位相となるため、ビーム取り出し位相の再現性が保証される。実際にループゲインパターンを適用した時の 200

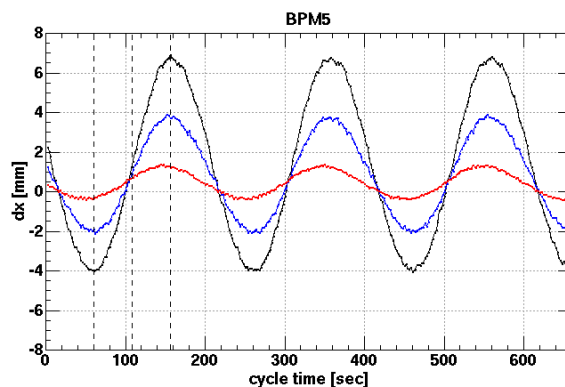


図 22: RCS BPM#5 の場所での COD の時間変化。黒: 入射後 1 ms でのデータ、青: 5 ms、赤: 10 ms。

ショットの空胴の検波位相を重ねてプロットしたものを図 21 の下部に示した。この測定ではビームパワーは 300 kW である。ループゲインが最大である 10 ms 付近までは、位相フィードバックの影響によりパルス毎の位相のばらつきは 10 度以上である。この時までにはダイポール振動はほぼ抑制されている。その後、取り出しにかけてのゲインパターンの減少によっては新たな振動の増大は生じていない。ゲインパターンが 0 である取り出し時には、位相のばらつきは 1 度以内となっている。RF 周波数は 1.67 MHz であるから、時間に換算すると全幅で 1.7 ns 以内の低ジッターということになる [15]。MLF の中性子チョッパーの要求を十分に満たすだけでなく、MR のバケツ中心への正確な入射において、この非常に低いジッター性能は不可欠である。

このように、4.1 節で述べた AC ライン非同期のタイミングおよびこの節で述べた 12 MHz のマスタークロックの分配によって、J-PARC の加速器はサイクル毎のばらつきのほとんどない加速器となっている。

では、図 22 はどのように説明すればよいか。

図 22 は、RCS の BPM#5 の COD (closed orbit distortion) 測定結果の時間変化をプロッ

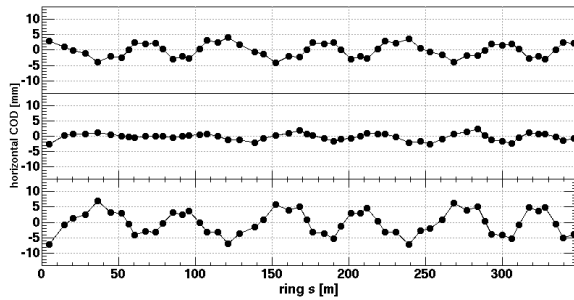


図 23: 入射後 1 ms での全周の COD。上: 測定開始 60 秒、中: 108 秒、下: 156 秒。

トしたものである。図中、黒線は入射後 1 ms のデータを長時間分プロットしたものであり、青線、赤線はそれぞれ入射後 5 ms、10 ms のものである。サイクル毎のばらつきのないはずの RCS であるが、約 192 秒の周期をもって COD が変化しており、またそれは入射直後 (1 ms) で最も大きな幅を持ち、加速とともに幅は小さくなっていることがわかる。

COD は、BPM#5 の場所だけでなく、RCS のリング全周にわたって発生している。図 23 は、図 22 の点線の場所 (60 秒、108 秒、156 秒) での入射後 1 ms の全周の COD をプロットしたものである。60 秒と 156 秒では位相が逆であり、また 108 秒では COD が小さくなっている。

このような COD 変動があると、高精度のビーム調整を行うためには変動の周期 (192 秒) の COD を測定、平均化して解析やシミュレーションに用いなければならず、非常に非効率であった。

実はこの COD は、偏向電磁石電源のスイッチングによる磁場リップルが原因であった [16]。リップルは 10^{-5} T 程度と小さいものであるが、入射時の偏向磁場の 0.07% に相当する。スイッチングによるリップルの大きさは加速サイクル中変わらないため、加速とともに偏向磁場が強くなると、リップルの影響は小さくなり、COD も図 22 のように減少するのである。

偏向電磁石電源では、パターンのサンプリン

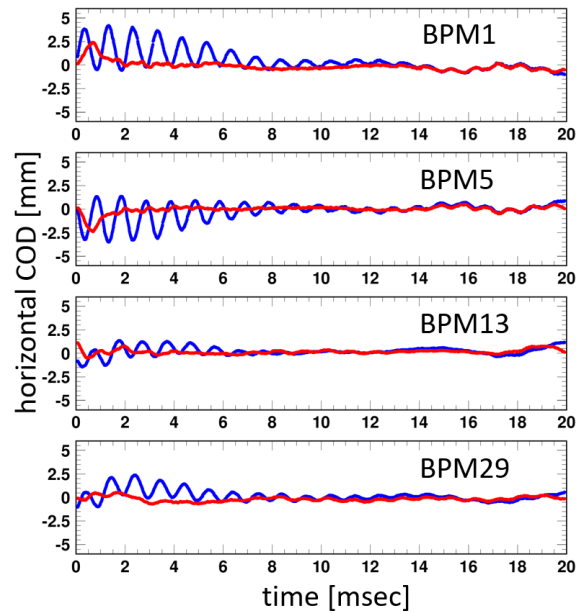


図 24: 補正前 (青) と補正後 (赤) の COD。上より、BPM#1、#5、#13、#29。

グには 12 MHz のマスタークロックを分周したものを使用していたが、スイッチングのタイミングそのものには、制御盤内の独立な発振器を使用していた。このため、正確な加速器周期 25 Hz と制御盤内のオシレータの周波数は完全な整数倍となっておらず、このビートングにより COD が長時間かけて変動していたのである。

偏向電磁石電源はその後改修が行われ、リップル自体の低減はできなかったが、スイッチングのタイミング生成にタイミングシステムからの 12 MHz マスタークロックを利用するようになった。このことで、リップルによる COD は再現性の高いものとなり、これをステアリング電磁石を高速 (1 KHz) で励磁して補正することが可能となった。図 24 に補正前後の入射から取り出しにかけての COD をプロットした。特に COD が大きな BPM の場所を選んである。いずれの場合も、最大 3 mm 程度の COD がよく補正できている。リップルの影響はわずかに残っているものの、変動しなくなったことでシ

シングルショットでの測定から解析を行うことができるようになり、効率的にビーム調整を進めることができるようになった。特に加速前半ではコリメータ付近での COD はビームロスに大きな影響を及ぼすため、このような高速の COD 補正は、500 kW 以上の大強度ビーム運転には必須となっている。

また、周回ビームの COD が周期的に変動していると入射ビーム軌道とのずれが発生し、入射ペインティングの範囲が実質的に変動してしまうことで、入射後の蓄積ビームサイズに変動が生じていた。これが補正されたことで、高精度のビームサイズ調整が可能となった。MR 入射においては取り出しビームサイズを精密に調整する必要があり、この点からも周期変動を抑制したことは重要な意味を持つ。

このことから得られる教訓は、加速器でマスタークロックを分配するのであれば、スイッチングなどのタイミングに至るまでマスタークロックを利用して生成するべきである、ということだろう。リップルのように場合によっては低減することが困難なものであっても、加速器の周期に完全に同期しているならば、対処が可能となることもあるのである。

4.3 同期データ系の構築

RCS のビーム調整は、主にシングルショットモード、つまりリクエストにより linac から 1 発のビームが供給されるモードで行われている。さまざまなビームモニターの計測系はビームトリガーで動作しているので、データの取得はビームを撃った後でゆっくりと行うことができる。EPICS レコードとなっているデータはチャンネルアクセスを行えばよく、また、オシロスコープから直接 VXI-11 や GPIB などデータをダウンロードしてもよい。

一方、利用運転時には RCS は 25 Hz の繰り返しで運転しているので、上記のような方法では、ビームモニター、計測器にアクセスした時

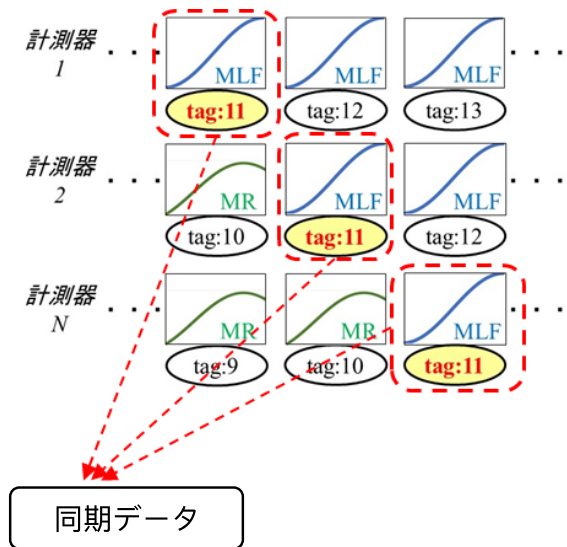


図 25: 同期データの概念。

のデータを取得することしかできない。EPICS のチャンネルアクセスでは、ネットワークの状態にもよるが 25 Hz でのデータ取得は難しい。このようにして集めたデータのセットを、「非同期データ」と呼ぶことにしよう。非同期データしか存在していない場合、例えばインターロックが発報してビームが停止したショットのデータを選んでポストモータムな解析をしようとしても、これは不可能である。

図 25 に示すように、ビームのショット毎にタグを付けたとき、あるタグのビームショットの計測データのセットは「同期データ」となる。同期データが取得できる系（同期データ系）が構築できれば、ビームショット毎の監視や、必要において解析を行うことができる。もちろん、25 Hz の更新レートで取得できるデータ量（1 サイクルあたり数十から数百点の波形）のものに限られ、例えば 54 台の BPM の COD、ロスモニター波形などがこれにあたる。WCM のビーム波形や RF の波形など、高速なサンプリングが要求され 1 サイクルあたり数メガ点となるような波形の記録は現状の技術では不可能である。

この節では、RCS における同期データ系とタイミングシステムの関係について紹介していこ

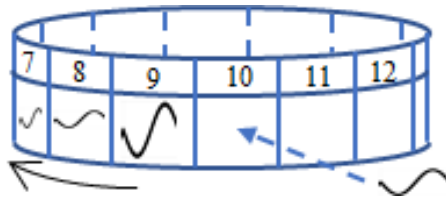


図 26: リングメモリの概念図。

う [17]。

25 Hz で更新されるデータの利用にあたって欠落なく確実なデータを取得するために、BPM などの計測系では、独自のリフレクティブメモリネットワークを構築し、リフレクティブメモリの広大なメモリ空間をリングメモリとして活用している。リングメモリの概念図を図 26 に示す。更新されるデータを順に記録し、ある数を越えると先頭のアドレスからデータを上書きしていく構造となっている。RCS BPM の場合、数百ショットを記録できるリングメモリが確保されている。

記録されたデータを一定間隔ごとに計算機によりディスクにダンプしてやれば、欠落のないデータを記録することができる。しかしながら、データの活用の観点からするとこれだけでは不十分である。ビームナンバーや行き先情報(タイプ)を同時に記録してやらなければ、後で解析、検証を行うことが不可能であるからである。このため、タイミングシステムの持つ情報とデータを結び付けるための仕組みが必要である。

タイプ伝送のシリアル通信において、MSB が 1 である時には特別な情報を送信していることは先に述べたとおりである。MR サイクルの先頭を表わす「S」の他、これまでに基準トリガ送信回数を示すトリガカウンタ値、MR サイクルの何番目かを示す MR カウンタ値などが送られている。またこれらは送信モジュールのレジスタとしても保持され、送信されている「タイプ」とともにリフレクティブメモリにより RCS 全てのタイミング用 VME で共有されている。

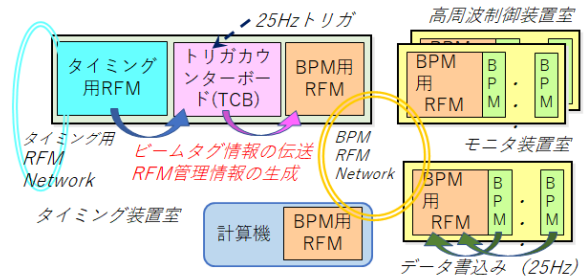


図 27: RCS BPM の同期データ系の構成。

トリガカウンタ値は、32 ビットの数値であり、

$$2^{32}/25[\text{Hz}]/3600[\text{hour/s}] = 47721[\text{hours}] \quad (4)$$

であるから、47000 時間以上同一のカウントとなることはないためビームショットのタグ(ビームナンバー)として用いることができる(実際には、毎年の停電のために、カウンタ値はリセットされる)。

J-PARC では、タイミングシステムの持つ情報と BPM 等測定系との橋渡しを行うモジュールとして、トリガカウンタボード(TCB)が開発された。TCB は、25 Hz トリガ毎に TCB が受信したトリガのカウント値を生成するとともに VME 計算機上で走るアプリケーションへの割り込みを発生させることができる VME モジュールである。図 27 に TCB を活用した BPM の同期データ系の構成を示す。BPM の処理系は、複数の制御室、装置室に分散して設置されている。前述のように、データの集約を目的として、BPM 用のリフレクティブメモリネットワークが構築されている。TCB がインストールされる VME シャーシには、タイミング用のリフレクティブメモリと BPM 用のリフレクティブメモリの両方が配置されており、TCB はトリガ毎にタイミング用リフレクティブメモリから、ビームタグ情報(トリガカウンタ値、MR カウンタ値、タイプなど)および RFM 管理情報を生成し、BPM 用のリフレクティブメモリに流す。

図 28 に示すように、RFM 管理情報には、ま

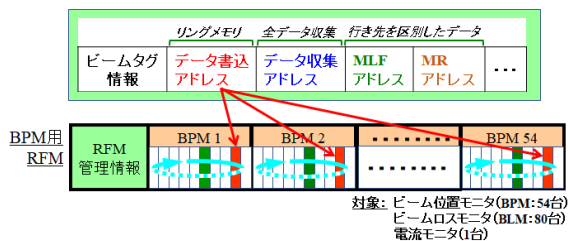


図 28: RFM 管理情報。

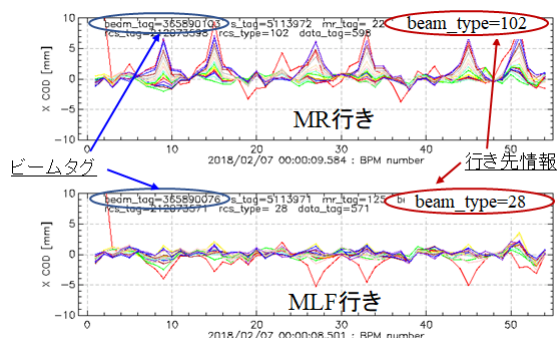
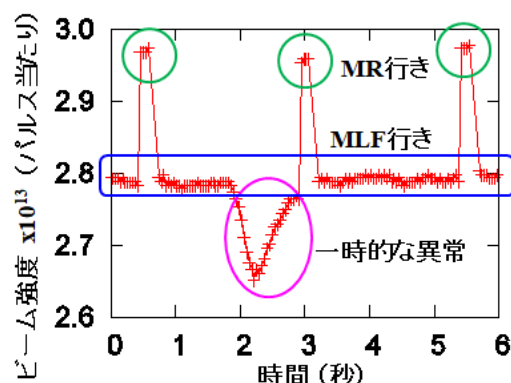


図 29: 同期データ系により記録された COD データの例。

ず、リフレクティブメモリをリングメモリとして利用できるように、データ書き込みアドレスが 25 Hz の更新レートで書き込まれる。各 BPM の処理系は、データ書き込みアドレスを参照してビームタグとともに位置波形データを書き込む。全データ収集のために、データ収集アドレスには、最近に書き込まれたアドレスが、また MLF アドレスおよび MR アドレスには、行き先を区別したアドレスの集合が書き込まれる。図 27 にあるように、リフレクティブメモリネットワーク上にある計算機は、定周期でこれらを参照し、管理情報に示された場所のデータを読み込み、25Hz 全データをディスクに記録するとともに、MLF および MR の最新モニタ値を EPICS レコードとして提供する。

管理情報を用いてデータを整理することで、必要なデータの場所をすぐに特定できるようになり、データを利用した検証、解析が飛躍的に容易になった。



25Hz毎のビーム強度の推移

図 30: 同期データ系により記録されたビーム電流データの例。

同期データ系により行き先を区別して記録された COD データの例を、図 29 に示す。これは全周の水平方向の COD を加速サイクル中 1 ms 間隔で記録したものをプロットしたものである。プロットの左上にはビームタグが、また右上には beam type として、行き先情報を示してある。この時の運転では、MR では加速後半で RF 周波数にオフセットを加え、取り出しの運動量を 0.1% 程度調整した運転を行っていたが、この様子が、ディスパージョンの大きいアーク部の COD 変化として記録されていることがわかるだろう。このように行き先を区別したデータ記録により、正確な監視、解析が可能となっている。

25 Hz の電流モニターの全データ収集の例を図 30 に示す。この運転では、MR 向けに 2.97×10^{13} ppp、MLF 向けには 2.8×10^{13} ppp の強度で供給を行っていたが、約 1 秒にわたって一時的に取り出されるビーム電流が低下していることが見てとれる。連続したデータの監視により、このような一時的なビーム電流の低下を捕捉することができるだけでなく、ビームロスモニターの監視データと突き合わせ、最終的にこの減少がイオン源のビーム電流の一時的な低下が原因であったことを突き止めることがで

きた。

この他、測定器自体がリングメモリの構成となっているウェーブエンドレスレコーダ (wave endless recorder, WER) と TCB を組み合わせることで、同期データ系は加速器電源の異常監視用途にも拡張されている。

同期データ系は RCS の運転監視に不可欠なものとなっている。この同期データ系の構築にはタイミングシステムからの情報が不可欠であり、タイミングシステムというものの目的が単にトリガーやゲートを出力するだけでない、ということを示す好例と言えるだろう。

5 次世代タイミングシステムに向けて

2006 年の linac ビームコミッショニング開始から 10 年にわたり大きな問題なく運転を続けてきた J-PARC の (スケジュールド) タイミングシステムであるが、今後の長期的な維持は困難となった。E/O、O/E モジュールに使用している光素子 (Finisar v23826) の生産中止である。現在使用している E/O、O/E モジュールは十分に予備品を確保してあるものの、次世代システムを開発する必要が出てきた。

以下に、次世代タイミングシステムの概要を紹介しよう。

5.1 開発にあたって

次世代システムの開発にあたって最も重視したことは、既存システムと共存して動作できることである。J-PARC の建設期と異なり、全てのタイミングシステム機器を一気に置き換えることは、予算の観点そして運用の観点からも不可能であるからである。従って、タイプ列の考えかた、ディレイカウンターの動作等については、既存システムを踏襲するものとなる。

既存システムは、基準トリガー、12 MHz クロック、3 種類の信号を別々のケーブルで送信している。これはインフラ上の負担となっていた。また、受信モジュール近くで一度電気に変換し

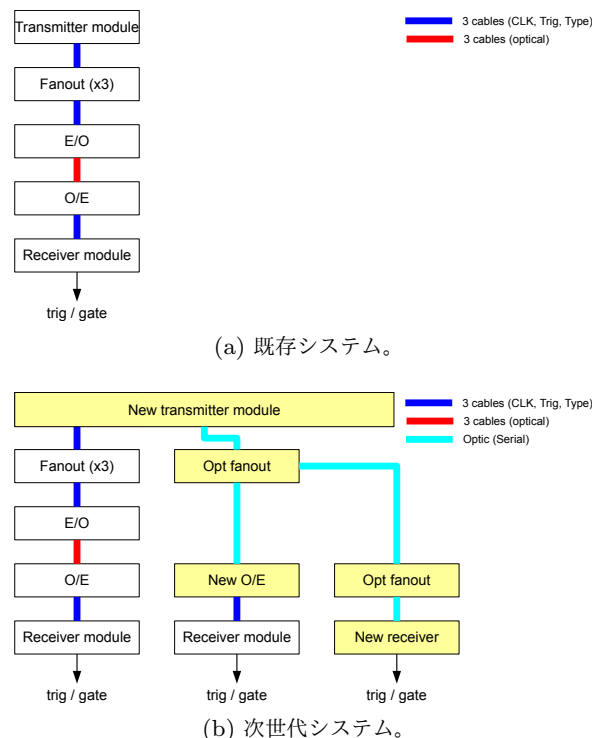


図 31: 既存システムと次世代システムの構成。 図中、青線は 3 本の電気ケーブルの集合、赤線は 3 本の光ケーブルの集合を表す。次世代システムでの空色は 1 本の光ケーブルを表す。

てから受信モジュールに入力されるために、特にノイズ環境の悪い MR の電源室ではノイズの混入により誤作動を起こすことがあった。そこで、高速シリアル通信技術により 1 本の光ケーブルに 3 つの信号をデータ化して送ることとし、また新しい受信モジュールは光信号を直接入力することとした。

5.2 次世代システムの構成概要

図 31 に既存システムと現在開発中の次世代システムの構成を比較した。前述のように、既存システムでは送信モジュールから 12 MHz クロック、基準トリガー、タイプの 3 種の信号が 3 本のケーブルで出力され、ファンアウトされた後に E/O により光信号に変換され各施設へ送信される。各施設では、O/E により電気信号に変換された 3 種の信号を受信モジュールへ入力する構成になっている。

図中、黄色で示したのが新規開発要素である。次世代システムの新しい送信モジュールは 3 種の信号をシリアル通信により 1 本の光信号にまとめて出力できるようにするとともに、既存システムと同じ 3 種の電気信号を出力する。シリアル通信の詳細については後述する。既存システム同様の信号を出力することで、既存のタイミング受信設備についてはそのまま利用でき、既存システムと共存しながら次世代システムへの移行を漸次進められるようにした。光素子としては、最近データセンター等高速通信に広く用いられている SFP (small form factor pluggable) の光トランシーバを採用した。

送信モジュールからの光信号は、必要により多段の光ファンアウトにより分配され、新しい受信モジュールに入力される。新受信モジュールは受信したシリアル信号をデコードし、内部で 12 MHz クロック、基準トリガー、タイプを復号する。復号された信号の使った動作については、既存の受信モジュールと同じである。VME の受信モジュールに加え、PLC 型の受信モジュールも開発した。

また、新システムにより分配された光信号を使って既存の受信モジュールを動作させるために、新 O/E モジュールを開発した。新 O/E モジュールは、光信号を受信し、シリアル信号をデコードして生成されるクロック、基準トリガー、タイプを電気信号で出力するモジュールである。

5.3 高速シリアル通信

図 32 に、次世代タイミングシステムにおける高速シリアル通信の構成を示す。

新送信モジュールでは 12 MHz クロック毎に、シリアル通信のペイロードとなる「イベント」を生成する。Xilinx FPGA の高速シリアル通信トランシーバである GTP (最大 3.2 Gbps) を用いてイベントを SERDES によりシリアル化して送信する。

実際に送信されるシリアル通信のプロトコル

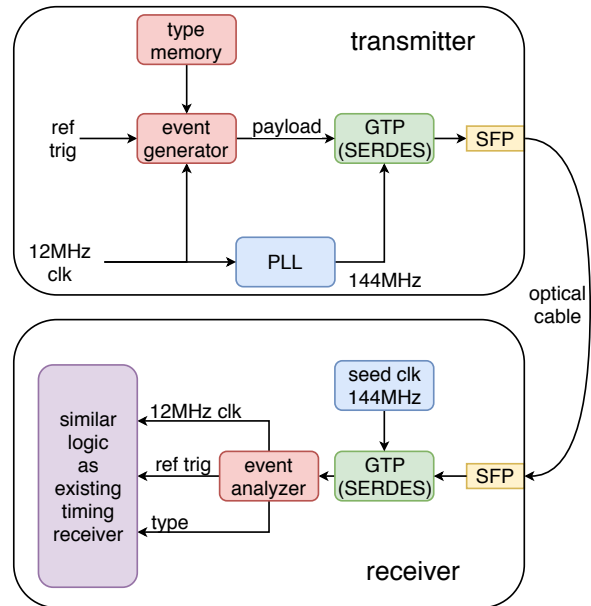


図 32: 次世代タイミングシステムにおける高速シリアル通信。

を、表 1 に示す。シリアル通信で用いられる 8B/10B 変換 [18] においては、実際の 8 ビットのデータである「D」と、特別な意味を持つ「K」キャラクタがある。K28.5 は、8B/10B においてカンマキャラクタとして、データ列の区切りを示すキャラクタとして用いられる。あるイベントシーケンスは、(a) に示すようにカンマに続き、そのイベントの意味を表わすデータ、「E」が送信される。3 番目から 12 番目には必要に応じ、合計 80 ビットのデータを入れることができる。8 ビットが 12 個連続する列となり、8B/10B 変換して送信されるため、通信速度は 1.44 Gbps となる。

アイドル時には、null event が常時送信されている。送信モジュールに基準トリガーが入力されると、trigger event が送信される。Type event では、シーケンスの 3 番目から 6 番目までに mode1...mode4 に対応する type1...type4 が含まれる。その他、既存タイミングシステムで送信されている、S や S カウント値、トリガーカウント値がイベントとして定義され、送信さ

表 1: シリアル通信のプロトコル

(a) フォーマット

	1	2	3	4	5	6	7	8	9	10	11	12
seq	K28.5	E	D(p1)	D(p2)	D(p3)	D(p4)	D(p5)	D(p6)	D(p7)	D(p8)	D(p9)	D(p10)

(b) Null event. E(null)=D0.0 (0x00)

	1	2	3	4	5	6	7	8	9	10	11	12
Null	K28.5	E(null)	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

(c) Trigger event. E(trig)=D1.0 (0x01)

	1	2	3	4	5	6	7	8	9	10	11	12
Trig	K28.5	E(trig)	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

(d) Type event. E(type)=D2.0 (0x02)

	1	2	3	4	5	6	7	8	9	10	11	12
Type	K28.5	E(type)	type1	type2	type3	type4	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

(e) S event. E(S)=D3.0 (0x03)

	1	2	3	4	5	6	7	8	9	10	11	12
S	K28.5	E(S)	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

(f) S count event. E(Scnt)=D4.0 (0x04)

	1	2	3	4	5	6	7	8	9	10	11	12
Scnt	K28.5	E(Scnt)	Scnt1	Scnt2	Scnt3	Scnt4	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

(g) Trigger count event. E(Tcnt)=D5.0 (0x05)

	1	2	3	4	5	6	7	8	9	10	11	12
Tcnt	K28.5	E(Tcnt)	Tcnt1	Tcnt2	Tcnt3	Tcnt4	D0.0	D0.0	D0.0	D0.0	D0.0	D0.0

れる。イベントは 256 通り定義できるので、今後の必要に応じてイベント種類の追加を行い情報を送信することが可能である。

シリアル化されたデータは、SFP 光モジュールにより、光ファイバー経由で新受信モジュールに届けられる。

新受信モジュール側の GTP では、クロックデータリカバリ (clock data recovery、CDR) により 144 MHz クロックが復号されるとともにデータが抽出される。復号された 144 MHz クロックは送信に用いられるクロックに完全に同期したものとなっている。受信データはイベントアナライザに入力され、イベントアナライザ内に実装されているカンマディテクタで 12 MHz の繰り返しで送信されているカンマを検出し、12 MHz クロックとして出力する。イベントア

ナライザは Trigger event を受信した時にトリガーを出力し、また、Type event を受信した時にはタイプを出力する。クロック、トリガー、タイプは、既存受信モジュールと同様の回路に入力され、全体として既存システムと同様の動作を行う。その他イベントも解釈され、既存受信モジュールと同様に処理される。

このように、高速シリアル通信により 3 種類の信号を 1 本の光ケーブルで送信することが可能となった。ここに注意しなければならないことは、GTP 等のトランシーバーはそのままでは電源投入毎に遅延が微妙に異なる点である。遅延の変化量はシリアルライザに供給されるクロックの 1 周期程度であり、144 MHz の時には約 7 ns にもなってしまう。固定遅延を実現するには、文献 [19] のような回路構成が必要である (あ

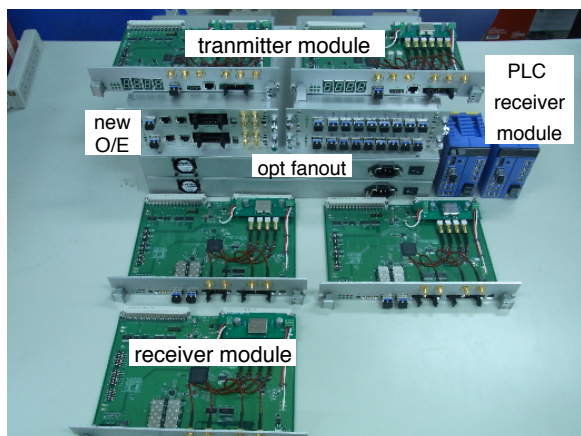


図 33: 次世代タイミングシステムモジュール群。

まりに技術的詳細であるために、この講義ノートでは説明を省く)。J-PARC 次世代タイミングシステムにおいても文献と同様の構成が採用されている。

5.4 開発および試験の状況

次世代タイミングシステムのモジュール群は 2017 年度に動作検証のための先行機が製作された。図 33 に、製作された先行機モジュール群を示す。これらのモジュールを組み合わせた動作検証試験を進めている。

試験は、タイプ列や LUT の動作などのロジック的な検証と、出力されるクロックやトリガーの波形、ジッター等の性能的な評価の両面から行われている。ここでは、クロックのジッター測定結果を紹介しよう。

新受信モジュールで復号される 12 MHz クロックはディレイカウンターの 96 MHz の基準となるだけでなく、シンクロトロン LLRF システムのシステムクロック生成等にも使用されるため、12 MHz クロックのジッター性能は重要である。クロックのジッターは、高速オシロスコープにより測定できる。テクトロニクス オシロスコープならば DPOJET、レクロイならば JTA というアプリケーションが用いられる。これらは、高速なサンプリングで大量のデータを捕捉し、統計処理を行うものである。

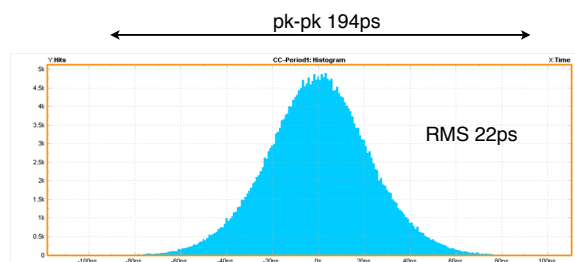


図 34: テクトロニクス DPOJET による復号 12 MHz のジッター測定結果。

DPOJET による復号 12 MHz クロックのジッター測定結果のヒストグラムを図 34 に示す。ジッターは RMS で 22 ps、pk-pk で 200 ps 弱と FPGA の I/O のジッターと同程度であり、十分に要求を満たすものであることが確認できる。基準トリガー出力やディレイドパルス出力のジッターは長周期であることから DPOJET を使用しない測定となるが、同程度のジッター性能であった。

この講義が行われる 2018 年 9 月にはテスト環境において長期安定動作の確認が開始されている予定である。2018 年 12 月には中央制御棟に新送信モジュールがインストールされ、運用を開始する。前述のように新システムは既存システムと共存できるように設計されているため、受信側のシステムの移行は数年かけて順次実行していく。

6 おわりに

J-PARC のタイミングシステムについて、その概要と設計思想、そして今後の展開について述べた。タイミングシステムとビーム運転の関わりに重点を置いた記述となるように努めたつもりである。強調したいことは、J-PARC のタイミングシステムは現在の大強度ビーム運転に大きな貢献を果たしてきたということである。

筆者はタイミングシステムの仕事だけをしているわけではなく、シンクロトロンの RF グループに属し、LLRF 制御システムの開発や RCS、

MR のビーム調整を行ってきた。21 世紀初頭に タイミングシステムの設計を始めたころはまだ 経験不足であったが、ビーム運転やビーム物理 に関する経験と知識を持つことで、タイミング システム自体についての理解が深まったことを 感じている。J-PARC 次世代タイミングシステ ムの設計、構築においてもこの経験、知識を生 かすことができたことを申し添えておきたい。

最初に述べたようにタイミングに関する要求 は加速器施設ごとに違うため、加速器のタイミ ングシステムの設計にあたっては、その加速器 がどのような動作を行うのかを理解したうえで 最適な解を考えていくことが必要である。

一方、加速器タイミングシステムの世界にも 標準化の動きがある。Micro Research Finland (MRF) [20] 製のタイミングシステムモジュール 群は、イベント発生器 (event generator、EVG) とイベント受信機 (event receiver、EVR) の組 合せで構成され、概念的には J-PARC 次世代 タイミングシステムと同様のものである。MRF のシステムは EPICS との親和性が高く、Su perKEKB や PSI、FRIB 等の加速器で採用さ れている。

また、CERN と GSI を中心に開発が進め られている White Rabbit (WR) [21] は、Syn- chronous Ethernet (SyncE) や IEEE 1588 Pre- cision Time Protocol に基づいて、専用のネッ トワーク越しに sub-ns の精度での固定遅延デー タ転送とタイミング供給を行うものである。

J-PARC 次世代タイミングシステムの開発に おいては、MRF はイベント種類の不足があり、 また WR は専用のネットワークを必要とするな ど大幅な変更となることから、これらの採用は 見送っている。しかしながら、これらの動向は 今後注視していく必要があると考えている。

今回の講義にあたり、高橋博樹氏、原田寛之 氏、上窪田紀彦氏には貴重な助言と協力をいた だきました。ここに感謝します。また、このよ

うな講義の機会を与えてくださった OHO'18 校 長の小林幸則氏、J-PARC センターの小関忠氏、 長谷川和男氏に感謝します。

参考文献

- [1] “Accelerator technical design report for J-PARC,” JAERI-TECH 2003-044, 2003.
- [2] F. Tamura *et al.*, “Timing system for J-PARC,” in *Proceedings of the Particle Accelerator Conference (PAC 2005)*, 2005, pp. 3853–3855.
- [3] “Experimental physics and industrial control system,” <https://epics.anl.gov/>.
- [4] S. Wang, S. Fu, and T. Kato, “The development and beam test of an rf chopper system for j-parc,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 547, no. 2, pp. 302 – 312, 2005.
- [5] T. Kobayashi, E. Chishiro, S. Anami, S. Yamaguchi, and S. Michizono, “RF reference distribution system for J-PARC linac,” *Nuclear Instruments and Methods in Physics Research Section A*, vol. 585, no. 1, pp. 12 – 19, 2008.
- [6] J. Urakawa, “Timing system of the accelerator test facility for a linear collider,” *Nuclear Instruments and Methods in Physics Research Section A*, vol. 293, no. 1, pp. 206 – 209, 1990.
- [7] L. J. Rybarcyk and F. E. Shelley, “Improvements to the LANSCE accelerator timing system,” in *Proceedings of the 1997 Particle Accelerator Conference (Cat. No.97CH36167)*, vol. 2, May 1997, pp. 2514–2516 vol.2.
- [8] E. Bjorklund and D. Thompson, “SNS

- timing system technical description,” <https://ics-web.sns.ornl.gov/timing/>.
- [9] S. Itoh, K. Ueno, R. Ohkubo, H. Sagehashi, Y. Funahashi, and T. Yokoo, “T0 chopper developed at KEK,” *Nuclear Instruments and Methods in Physics Research Section A*, vol. 661, no. 1, pp. 86–92, 2012.
- [10] S. Itoh, K. Ueno, and T. Yokoo, “Fermi chopper developed at kek,” *Nuclear Instruments and Methods in Physics Research Section A*, vol. 661, no. 1, pp. 58–63, 2012.
- [11] S. Itoh, “Design issues of a chopper control system,” in *Proceedings of the fifteenth meeting of the international collaboration on advanced neutron sources (ICANS-XV)*, Tsukuba, 2000, pp. 327–329.
- [12] T. Kobayashi *et al.*, “Performance of J-PARC LINAC RF system,” in *Proceedings of 22nd Particle Accelerator Conference (PAC 2007)*, 2007, pp. 2128–2130.
- [13] F. Tamura *et al.*, “Beam acceleration with full-digital LLRF control system in the J-PARC RCS,” in *Proceedings of 11th European Particle Accelerator Conference (EPAC 2008)*, Genoa, Italy, 2008, pp. 364–366.
- [14] F. Tamura and M. Yoshii, “Stabilization of beam extraction timing in J-PARC RCS,” in *Proceedings of 12th International Conference on Accelerator and Large Experimental Physics Control Systems (ICALPCS 2009)*, Kobe, Japan, 2009, pp. 647–649.
- [15] F. Tamura, M. Yoshii, A. Schnase, C. Ohmori, M. Yamamoto, M. Nomura, M. Toda, T. Shimada, K. Hara, and K. Hasegawa, “Achievement of very low jitter extraction of high power proton beams in the J-PARC RCS,” *Nuclear Instruments and Methods in Physics Research Section A*, vol. 647, no. 1, pp. 25–30, 2011.
- [16] Y. Watanabe, N. Tani, T. Adachi, S. Igarashi, and H. Someya, “Suppression scheme of COD variation caused by switching ripple in J-PARC 3GeV dipole magnet power supply,” in *Proceedings of the first International Particle Accelerator Conference (IPAC 10)*, 2010, pp. 3242–3244.
- [17] H. Takahashi, N. Hayashi, and M. Sugimoto, “Synchronized data distribution and acquisition system using reflective memory for J-PARC 3GeV RCS,” in *Proceedings of 11th European Particle Accelerator Conference (EPAC 2008)*, Genoa, Italy, 2008, pp. 1553–1555.
- [18] “Method and apparatus for encoding binary data,” U.S. Patent 4,456,905, 1984.
- [19] R. Giordano and A. Aloisio, “Fixed-latency, multi-gigabit serial links with Xilinx FPGAs,” *IEEE Transactions on Nuclear Science*, vol. 58, no. 1, pp. 194–201, Feb 2011.
- [20] Micro-Research Finland, <http://www.mrf.fi/>.
- [21] “The White Rabbit Project,” <http://white-rabbit.web.cern.ch/>.